

## ADuM7640/ADuM7641/ADuM7642/ADuM7643

### 产品特性

小型20引脚QSOP封装, 1000 V rms额定隔离值

安全和法规认证(申请中):

UL认证(申请中)

依据UL 1577, 1分钟1,000 V rms

低功耗工作

3.3 V电源

每个通道1.6 mA(最大值, 0 Mbps至1 Mbps)

每个通道7.8 mA(最大值, 25 Mbps)

5 V电源

每个通道2.2 mA(最大值, 0 Mbps至1 Mbps)

每个通道11.2 mA(最大值, 25 Mbps)

双向通信

数据速率最高可达25 Mbps (NRZ)

3 V/5 V电平转换

工作温度最高可达: 105°C

高共模瞬变抗扰度: >15 kV/μs

### 应用

通用多通道隔离

SPI接口/数据转换器隔离

RS-232/RS-422/RS-485收发器

工业现场总线隔离

### 概述

ADuM7640/ADuM7641/ADuM7642/ADuM7643<sup>1</sup>是采用ADI公司*iCoupler*®技术的6通道数字隔离器。这些1 kV数字隔离器采用小型20引脚QSOP封装。在仅需功能隔离时, 与2.5 kV或5 kV隔离解决方案相比, 这些器件可节约空间且成本更低。

像ADI公司的许多隔离器一样, 该产品系列采用3.0 V至5.5 V的电源电压, 并且功耗极低, 仅为其它数字隔离器的十分之一至六分之一。除此之外, ADuM7640/ADuM7641/ADuM7642/ADuM7643还提供低脉冲宽度失真(C级小于6 ns)和逐通道毛刺滤波器以保护设备不受外来噪声干扰。四种通道方向组合提供1 Mbps或25 Mbps的最高数据速率。在没有输入电源的情况下, 所有型号的缺省输出均为逻辑高电平状态。

<sup>1</sup>受美国专利第5,952,849号、6,873,065号和7,075,329号保护, 其它专利正在申请中。

Rev. 0

#### Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

### 功能框图

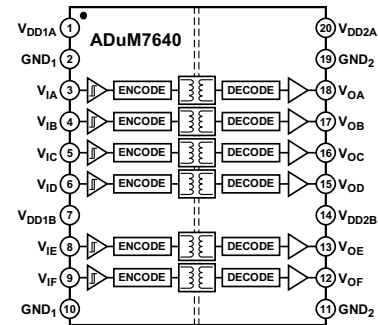


图1. ADuM7640

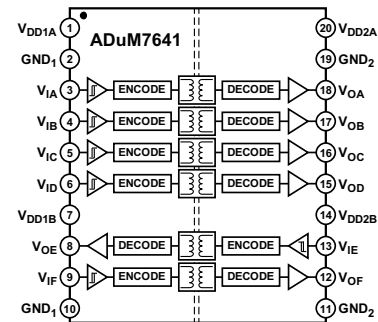


图2. ADuM7641

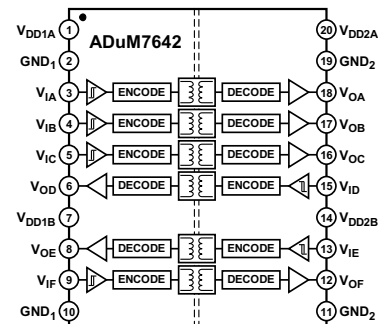


图3. ADuM7642

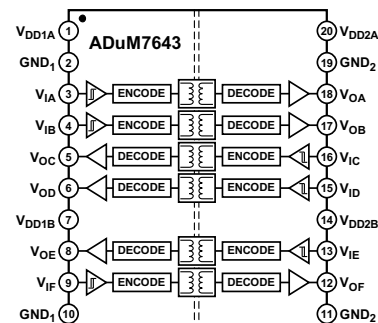


图4. ADuM7643

## 目录

特性.....	1	绝对最大额定值.....	10
应用.....	1	ESD警告.....	10
概述.....	1	引脚配置和功能描述.....	11
功能框图.....	1	典型性能参数.....	15
修订历史.....	2	应用信息.....	17
技术规格.....	3	印刷电路板布局.....	17
电气特性—5 V电源供电.....	3	传播延迟相关参数.....	17
电气特性—3.3 V电源供电.....	5	直流正确性.....	17
电气特性—5 V/3.3 V混合电源.....	7	磁场抗扰度.....	18
电气特性—3.3 V/5 V混合电源.....	8	功耗.....	19
封装特性.....	9	隔离寿命.....	19
法规信息.....	9	外形尺寸.....	20
隔离和安全相关特性.....	9	订购指南.....	20
建议工作条件.....	9		

## 修订历史

2012年9月—修订版0：初始版

## 技术规格

### 电气特性—5 V电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 5\text{ V}$ 下测得。除非另有说明，最小/最大规格适用于整个推荐的工作范围： $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表1.

参数	符号	A级			C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
脉冲宽度	PW	250			40			ns	在PWD限值内
数据速率			1			25		Mbps	在PWD限值内
传播延迟	$t_{PHL}$ , $t_{PLH}$			75	28	40	50	ns	50%输入至50%输出
脉冲宽度失真	PWD			25		2	6	ns	$ t_{PLH} - t_{PHL} $
温度变化率			5			3		ps/°C	
传播延迟偏斜 <sup>1</sup>	$t_{PSK}$			20			14	ns	
通道匹配									
同向 <sup>2</sup>	$t_{PSKCD}$			25		6	12	ns	
反向 <sup>3</sup>	$t_{PSKOD}$			30		7	12	ns	
抖动			2			2		ns	

<sup>1</sup>  $t_{PSK}$ 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 $t_{PHL}$ 或 $t_{PLH}$ 的最差情况偏差。

<sup>2</sup> 同向通道匹配指任意两个通道在输入位于隔离栅同一侧的条件下，其传播延迟之差的绝对值。

<sup>3</sup> 反向通道匹配指任意两个通道在输入位于隔离栅另一侧的条件下，其传播延迟之差的绝对值。

表2.

参数	符号	1 Mbps—A、C级			25 Mbps—C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									无负载
ADuM7640	$I_{DD1}$		5.7	7.0		44	54	mA	
	$I_{DD2}$		4.4	5.9		11	13	mA	
ADuM7641	$I_{DD1}$		5.5	6.8		38	46	mA	
	$I_{DD2}$		4.6	5.7		15	19	mA	
ADuM7642	$I_{DD1}$		5.2	6.3		31	38	mA	
	$I_{DD2}$		4.8	6.0		19	24	mA	
ADuM7643	$I_{DD1}$		4.8	6.0		24	30	mA	
	$I_{DD2}$		5.0	6.3		22	29	mA	

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

表3.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入电压阈值						
逻辑高电平	$V_{IH}$	$0.7 V_{DDx}$			V	
逻辑低电平	$V_{IL}$			$0.3 V_{DDx}$	V	
输出电压						
逻辑高电平	$V_{OH}$	$V_{DDx} - 0.1$	5.0		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.4$	4.8		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
逻辑低电平	$V_{OL}$		0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
每个通道的输入电流	$I_i$	-10	+0.01	+10	$\mu A$	$0 V \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态电源电流						
输入	$I_{DDI(Q)}$		0.95	1.16	mA	
输出	$I_{DDO(Q)}$		0.73	0.98	mA	
动态电源电流						
输入	$I_{DDI(D)}$		0.26		mA/Mbps	
输出	$I_{DDO(D)}$		0.04		mA/Mbps	
交流规格						
输出上升/下降时间	$t_R/t_F$		2.0		ns	10%至90%
共模瞬变抗扰度 <sup>1</sup>	$ CM $	15	25		kV/ $\mu s$	$V_{Ix} = V_{DDx}, V_{CM} = 1000 \text{ V},$ 瞬变幅度 = 800 V
刷新速率	$f_r$		600		kHz	DC数据输入

<sup>1</sup>  $|CM|$ 是在维持 $V_{OL} < 0.8 \times V_{DDx}$ 或 $V_{OH} > 0.7 \times V_{DDx}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 电气特性—3.3 V电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = V_{DD2} = 3.3\text{ V}$ 下测得。除非另有说明，最小/最大规格适用于整个推荐的工作范围： $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表4.

参数	符号	A级			C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
脉冲宽度	PW	250			40			ns	在PWD限值内
数据速率			1			25		Mbps	在PWD限值内
传播延迟	$t_{PHL}$ , $t_{PLH}$			85	33	49	66	ns	50%输入至50%输出
脉冲宽度失真	PWD			25		2	6	ns	$ t_{PLH} - t_{PHL} $
温度变化率			5			3		ps/°C	
传播延迟偏斜 <sup>1</sup>	$t_{PSK}$			20			14	ns	
通道匹配									
同向 <sup>2</sup>	$t_{PSKCD}$			25		6	12	ns	
反向 <sup>3</sup>	$t_{PSKOD}$			30		6	15	ns	
抖动			2			2		ns	

<sup>1</sup>  $t_{PSK}$ 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 $t_{PHL}$ 或 $t_{PLH}$ 的最差情况偏差。

<sup>2</sup> 同向通道匹配指任意两个通道在输入位于隔离栅同一侧的条件下，其传播延迟之差的绝对值。

<sup>3</sup> 反向通道匹配指任意两个通道在输入位于隔离栅另一侧的条件下，其传播延迟之差的绝对值。

表5.

参数	符号	1 Mbps—A、C级			25 Mbps—C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									无负载
ADuM7640	$I_{DD1}$		4.1	5.2		32	38	mA	
	$I_{DD2}$		3.3	4.3		7.2	8.7	mA	
ADuM7641	$I_{DD1}$		3.9	4.9		27	33	mA	
	$I_{DD2}$		3.4	4.2		11	13	mA	
ADuM7642	$I_{DD1}$		3.7	4.7		23	27	mA	
	$I_{DD2}$		3.5	4.4		14	16	mA	
ADuM7643	$I_{DD1}$		3.5	4.4		18	21	mA	
	$I_{DD2}$		3.6	4.5		16	20	mA	

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

表6.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入电压阈值						
逻辑高电平	$V_{IH}$	$0.7 V_{DDx}$			V	
逻辑低电平	$V_{IL}$			$0.3 V_{DDx}$	V	
输出电压						
逻辑高电平	$V_{OH}$	$V_{DDx} - 0.2$	3.3		V	$I_{Ox} = -20 \mu A, V_{Ix} = V_{IxH}$
逻辑低电平	$V_{OL}$	$V_{DDx} - 0.5$	3.1		V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu A, V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
每个通道的输入电流	$I_i$	-10	+0.01	+10	$\mu A$	$0 V \leq V_{Ix} \leq V_{DDx}$
每个通道的电源电流						
静态电源电流						
输入	$I_{DDI(Q)}$		0.68	0.87	mA	
输出	$I_{DDO(Q)}$		0.55	0.72	mA	
动态电源电流						
输入	$I_{DDI(D)}$		0.19		mA/Mbps	
输出	$I_{DDO(D)}$		0.03		mA/Mbps	
交流规格						
输出上升/下降时间	$t_R/t_F$		2.8		ns	10%至90%
共模瞬变抗扰度 <sup>1</sup>	$ CM $	15	20		kV/ $\mu s$	$V_{Ix} = V_{DDx}, V_{CM} = 1000 \text{ V},$ 瞬变幅度 = 800 V
刷新速率	$f_r$		550		kHz	DC数据输入

<sup>1</sup>  $|CM|$ 是在维持 $V_{OL} < 0.8 \times V_{DDx}$ 或 $V_{OH} > 0.7 \times V_{DDx}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 电气特性—5 V/3.3 V混合电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 5\text{ V}$ 、 $V_{DD2} = 3.3\text{ V}$ 下测得。除非另有说明，最小/最大规格适用于整个推荐的工作范围： $4.5\text{ V} \leq V_{DD1} \leq 5.5\text{ V}$ 、 $3.0\text{ V} \leq V_{DD2} \leq 3.6\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

**表7.**

参数	符号	A级			C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
脉冲宽度	PW	250			40			ns	在PWD限值内
数据速率			1			25		Mbps	在PWD限值内
传播延迟	$t_{PHL}$ , $t_{PLH}$		80		30	42	58	ns	50%输入至50%输出
脉冲宽度失真	PWD		25			2	6	ns	$ t_{PLH} - t_{PHL} $
温度变化率			5			3		ps/°C	
传播延迟偏斜 <sup>1</sup>	$t_{PSK}$		20				14	ns	
通道匹配									
同向 <sup>2</sup>	$t_{PSKCD}$		25			5	15	ns	
反向 <sup>3</sup>	$t_{PSKOD}$		30			8	15	ns	
抖动			2			2		ns	

<sup>1</sup>  $t_{PSK}$ 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 $t_{PHL}$ 或 $t_{PLH}$ 的最差情况偏差。

<sup>2</sup> 同向通道匹配指任意两个通道在输入位于隔离栅同一侧的条件下，其传播延迟之差的绝对值。

<sup>3</sup> 反向通道匹配指任意两个通道在输入位于隔离栅另一侧的条件下，其传播延迟之差的绝对值。

**表8.**

参数	符号	1 Mbps—A、C级			25 Mbps—C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									无负载
ADuM7640	$I_{DD1}$		5.7	7.0		44	54	mA	
	$I_{DD2}$		3.3	4.1		7.5	8.7	mA	
ADuM7641	$I_{DD1}$		5.4	6.8		38	46	mA	
	$I_{DD2}$		3.4	4.0		11	13	mA	
ADuM7642	$I_{DD1}$		5.1	6.3		31	38	mA	
	$I_{DD2}$		3.5	4.3		14	16	mA	
ADuM7643	$I_{DD1}$		4.8	6.0		24	30	mA	
	$I_{DD2}$		3.6	4.3		16	20	mA	

**表9.**

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入电压阈值						
逻辑高电平	$V_{IH}$	0.7 $V_{DDx}$			V	
逻辑低电平	$V_{IL}$			0.3 $V_{DDx}$	V	
输出电压						
逻辑高电平	$V_{OH}$	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox} = -20\ \mu\text{A}$ , $V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.5$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4\ \text{mA}$ , $V_{Ix} = V_{IxH}$
逻辑低电平	$V_{OL}$		0.0	0.1	V	$I_{Ox} = 20\ \mu\text{A}$ , $V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\ \text{mA}$ , $V_{Ix} = V_{IxL}$
每个通道的输入电流	$I_i$	-10	+0.01	+10	$\mu\text{A}$	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
交流规格						
输出上升/下降时间	$t_r/t_f$		2.5		ns	10%至90%
共模瞬变抗扰度 <sup>1</sup>	$ CM $	15	20		kV/ $\mu\text{s}$	$V_{Ix} = V_{DDx}$ , $V_{CM} = 1000\text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		600		kHz	DC数据输入

<sup>1</sup>  $|CM|$ 是在维持 $V_{OL} < 0.8 \times V_{DDx}$ 或 $V_{OH} > 0.7 \times V_{DDx}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 电气特性—3.3 V/5 V混合电源

所有典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 3.3\text{ V}$ 、 $V_{DD2} = 5\text{ V}$ 下测得。除非另有说明，最小/最大规格适用于整个推荐的工作范围： $3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$ 、 $4.5\text{ V} \leq V_{DD2} \leq 5.5\text{ V}$ 和 $-40^\circ\text{C} \leq T_A \leq +105^\circ\text{C}$ 。除非另有说明，开关规格的测试条件为 $C_L = 15\text{ pF}$ 和CMOS信号电平。

表10.

参数	符号	A级			C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
开关规格									
脉冲宽度	PW	250			40			ns	在PWD限值内
数据速率				1			25	Mbps	在PWD限值内
传播延迟	$t_{PHL}$ , $t_{PLH}$			80	29	46	60	ns	50%输入至50%输出
脉冲宽度失真	PWD			25		2	6	ns	$ t_{PLH} - t_{PHL} $
温度变化率			5				3	ps/°C	
传播延迟偏斜 <sup>1</sup>	$t_{PSK}$			20			14	ns	
通道匹配									
同向 <sup>2</sup>	$t_{PSKCD}$			25		6	13	ns	
反向 <sup>3</sup>	$t_{PSKOD}$			30		9	18	ns	
抖动				2			2	ns	

<sup>1</sup>  $t_{PSK}$ 指两个器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 $t_{PHL}$ 或 $t_{PLH}$ 的最差情况偏差。

<sup>2</sup> 同向通道匹配指任意两个通道在输入位于隔离栅同一侧的条件下，其传播延迟之差的绝对值。

<sup>3</sup> 反向通道匹配指任意两个通道在输入位于隔离栅另一侧的条件下，其传播延迟之差的绝对值。

表11.

参数	符号	1 Mbps—A、C级			25 Mbps—C级			单位	测试条件/注释
		最小值	典型值	最大值	最小值	典型值	最大值		
电源电流									无负载
ADuM7640	$I_{DD1}$		4.1	4.9		32	38	mA	
	$I_{DD2}$		4.5	5.9		11	13	mA	
ADuM7641	$I_{DD1}$		3.9	4.7		27	33	mA	
	$I_{DD2}$		4.6	5.7		15	19	mA	
ADuM7642	$I_{DD1}$		3.7	4.4		23	27	mA	
	$I_{DD2}$		4.8	6.0		19	24	mA	
ADuM7643	$I_{DD1}$		3.5	4.2		18	21	mA	
	$I_{DD2}$		5.0	6.2		22	29	mA	

表12.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流规格						
输入电压阈值						
逻辑高电平	$V_{IH}$	$0.7 V_{DDx}$			V	
逻辑低电平	$V_{IL}$				V	$0.3 V_{DDx}$
输出电压						
逻辑高电平	$V_{OH}$	$V_{DDx} - 0.1$	$V_{DDx}$		V	$I_{Ox} = -20\text{ }\mu\text{A}$ , $V_{Ix} = V_{IxH}$
		$V_{DDx} - 0.5$	$V_{DDx} - 0.2$		V	$I_{Ox} = -4\text{ mA}$ , $V_{Ix} = V_{IxH}$
逻辑低电平	$V_{OL}$		0.0	0.1	V	$I_{Ox} = 20\text{ }\mu\text{A}$ , $V_{Ix} = V_{IxL}$
			0.2	0.4	V	$I_{Ox} = 4\text{ mA}$ , $V_{Ix} = V_{IxL}$
每个通道的输入电流	$I_i$	-10	+0.01	+10	$\mu\text{A}$	$0\text{ V} \leq V_{Ix} \leq V_{DDx}$
交流规格						
输出上升/下降时间	$t_r/t_f$		2.5		ns	10%至90%
共模瞬变抗扰度 <sup>1</sup>	$ CM $	15	20		kV/ $\mu\text{s}$	$V_{Ix} = V_{DDx}$ , $V_{CM} = 1000\text{ V}$ , 瞬变幅度 = 800 V
刷新速率	$f_r$		550		kHz	DC数据输入

<sup>1</sup>  $|CM|$ 是在维持 $V_{OL} < 0.8 \times V_{DDLx}$ 或 $V_{OH} > 0.7 \times V_{DDLx}$ 时能承受的最大共模电压摆率。共模电压摆率适用于共模电压的上升沿和下降沿。



# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 封装特性

表13.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电阻(输入至输出) <sup>1</sup>	R <sub>I-O</sub>		10 <sup>13</sup>		Ω	
电容(输入至输出) <sup>1</sup>	C <sub>I-O</sub>		2		pF	f = 1 MHz
输入电容 <sup>2</sup>	C <sub>I</sub>		4.0		pF	
IC结至环境热阻	θ <sub>JA</sub>		76		°C/W	热电偶位于封装底部正中间

<sup>1</sup> 假设器件为双端器件：引脚1与引脚10短路，引脚11与引脚20短路。

<sup>2</sup> 输入电容是从任意输入数据引脚到地的容值。

## 法规信息

ADuM7640/ADuM7641/ADuM7642/ADuM7643已经通过表14所列机构的认证。关于特定交叉隔离波形和绝缘水平下的推荐最大工作电压，请参阅表18和隔离寿命部分。

表14.

### UL(申请中)

UL 1577 器件认可程序认可<sup>1</sup>  
 单一保护1000 V rms隔离电压  
 文件E274400

<sup>1</sup> 依据UL 1577，每个ADuM7640/ADuM7641/ADuM7642/ADuM7643器件都经过1秒钟绝缘测试电压 ≥ 1200 V rms的验证测试(漏电流检测限值为5 μA)。

## 隔离和安全相关特性

表15.

参数	符号	值	单位	测试条件/注释
额定电介质隔离电压		1000	V rms	持续1分钟
最小外部气隙(间隙)	L(I01)	3.8	mm,	测量输入端至输出端,
			最小值	空气最短距离
最小外部爬电距离	L(I02)	2.8	mm,	测量输入端至输出端,
			最小值	沿壳体最短距离
最小内部间隙		2.6	μm,	隔离距离
			最小值	
漏电阻抗(相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303第1部分
隔离组		II		材料组(DIN VDE 0110, 1/89, 表1)

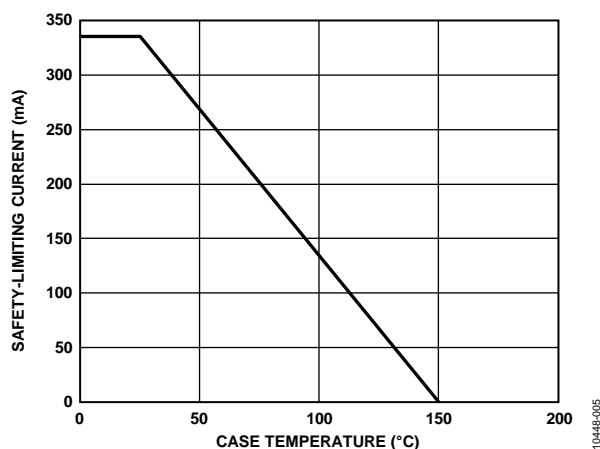


图5. 热减额曲线，依据DIN V VDE V 0884-10 获得的安全限值与壳温的关系

## 建议工作条件

表16.

参数	符号	最小值	最大值	单位
工作温度	T <sub>A</sub>	-40	+105	°C
电源电压 <sup>1</sup>	V <sub>DD1</sub> , V <sub>DD2</sub>	3.0	5.5	V
输入信号上升和下降时间			1.0	ms

<sup>1</sup> 所有电压均参照各自的地。有关外部磁场抗扰度的信息，参见“直流正确性”部分。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表17.

参数	额定值
存储温度( $T_{ST}$ )范围	-65°C至+150°C
工作环境温度( $T_A$ )	-40°C至+105°C
电源电压( $V_{DD1}$ 、 $V_{DD2}$ )	-0.5 V至+7.0 V
输入电压( $V_{IA}$ 、 $V_{IB}$ 、 $V_{IC}$ 、 $V_{ID}$ 、 $V_{IE}$ 、 $V_{IF}$ ) <sup>1,2</sup>	-0.5 V至 $V_{DD1} + 0.5$ V
输出电压( $V_{OA}$ 、 $V_{OB}$ 、 $V_{OC}$ 、 $V_{OD}$ 、 $V_{OE}$ 、 $V_{OF}$ ) <sup>1,2</sup>	-0.5 V至 $V_{DDO} + 0.5$ V
每个引脚的平均输出电流 <sup>3</sup>	
第1侧( $I_{O1}$ )	-10 mA至+10 mA
第2侧( $I_{O2}$ )	-10 mA至+10 mA
共模瞬变 <sup>3</sup>	-100 kV/ $\mu\text{s}$ 至+100 kV/ $\mu\text{s}$

<sup>1</sup>  $V_{DD1}$ 和 $V_{DDO}$ 分别指给定通道的输入端和输出端的电源电压。见“印刷电路板布局”部分的说明。

<sup>2</sup> 不同温度下的最大额定电流值参见图5。

<sup>3</sup> 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致门锁或永久损坏。

表18. 最大连续工作电压<sup>1</sup>

参数	最大值	单位	约束条件
交流电压，双极性波形	420	$V_{\text{峰值}}$	最少50年寿命
交流电压，单极性波形 基本绝缘	420	$V_{\text{峰值}}$	最少50年寿命
直流电压 基本绝缘	420	$V_{\text{峰值}}$	最少50年寿命

<sup>1</sup> 指隔离栅上的连续电压幅度。详情见隔离寿命部分。

表19. 真值表(正逻辑)

$V_{IX}$ 输入 <sup>1</sup>	$V_{DDI}$ 状态 <sup>2</sup>	$V_{DDO}$ 状态 <sup>3</sup>	$V_{OX}$ 输出 <sup>1</sup>	描述
H	有电	有电	H	正常工作，数据为高电平。
L	有电	有电	L	正常工作，数据为高电平。
X	无电	有电	H	输入无电。输出引脚处于默认高电平状态。输出在 $V_{DDI}$ 电源恢复后的1.6 $\mu\text{s}$ 内恢复到输入状态。详情见引脚功能描述(表20至表23)。
X	有电	无电	Z	输出无电。输出引脚处于高阻态。输出在 $V_{DDO}$ 电源恢复后的1.6 $\mu\text{s}$ 内恢复到输入状态。详情见引脚功能描述(表20至表23)。

<sup>1</sup>  $V_{IX}$ 和 $V_{OX}$ 指给定通道(A、B、C、D、E或F)的输入和输出信号。

<sup>2</sup>  $V_{DDI}$ 指给定通道(A、B、C、D、E或F)输入侧的电源电压。

<sup>3</sup>  $V_{DDO}$ 指给定通道(A、B、C、D、E或F)输出侧的电源电压。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

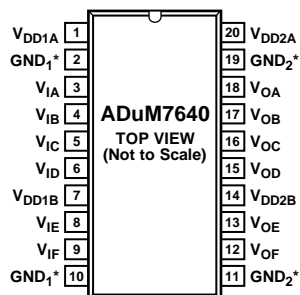
### ESD警告



#### ESD(静电放电)敏感器件。

带器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



\* PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 1 GROUND IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 2 GROUND IS RECOMMENDED.

10-448-006

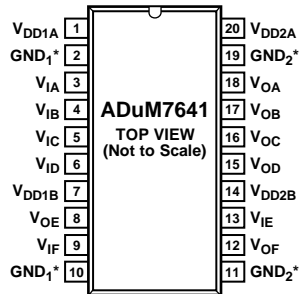
图6. ADuM7640引脚配置

表20. ADuM7640引脚功能描述

引脚编号	名称	描述
1	V <sub>DD1A</sub>	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。 将0.01 μF至0.1 μF的电容接在V <sub>DD1A</sub> (引脚1)和GND <sub>1</sub> (引脚2)之间。
2	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
3	V <sub>IA</sub>	逻辑输入A。
4	V <sub>IB</sub>	逻辑输入B。
5	V <sub>IC</sub>	逻辑输入C。
6	V <sub>ID</sub>	逻辑输入D。
7	V <sub>DD1B</sub>	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。 将0.01 μF至0.1 μF的电容接在V <sub>DD1B</sub> (引脚7)和GND <sub>1</sub> (引脚10)之间。
8	V <sub>IE</sub>	逻辑输入E。
9	V <sub>IF</sub>	逻辑输入F。
10	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
11	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
12	V <sub>OF</sub>	逻辑输出F。
13	V <sub>OE</sub>	逻辑输出E。
14	V <sub>DD2B</sub>	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚14必须从外部连接到引脚20。 将0.01 μF至0.1 μF的电容接在V <sub>DD2B</sub> (引脚14)和GND <sub>2</sub> (引脚11)之间。
15	V <sub>OD</sub>	逻辑输出D。
16	V <sub>OC</sub>	逻辑输出C。
17	V <sub>OB</sub>	逻辑输出B。
18	V <sub>OA</sub>	逻辑输出A。
19	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
20	V <sub>DD2A</sub>	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚20必须从外部连接到引脚14。 将0.01 μF至0.1 μF的电容接在V <sub>DD2A</sub> (引脚20)和GND <sub>2</sub> (引脚19)之间。

关于具体布局原则, 请参考AN-1109应用笔记。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 1 GROUND IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 2 GROUND IS RECOMMENDED.

10448-007

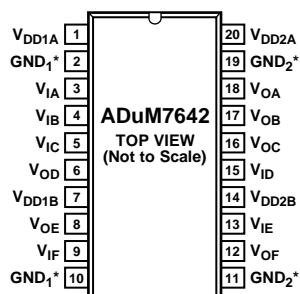
图7. ADuM7641引脚配置

表21. ADuM7641引脚功能描述

引脚编号	名称	描述
1	V <sub>DD1A</sub>	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。 将0.01 μF至0.1 μF的电容接在V <sub>DD1A</sub> (引脚1)和GND <sub>1</sub> (引脚2)之间。
2	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
3	V <sub>IA</sub>	逻辑输入A。
4	V <sub>IB</sub>	逻辑输入B。
5	V <sub>IC</sub>	逻辑输入C。
6	V <sub>ID</sub>	逻辑输入D。
7	V <sub>DD1B</sub>	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。 将0.01 μF至0.1 μF的电容接在V <sub>DD1B</sub> (引脚7)和GND <sub>1</sub> (引脚10)之间。
8	V <sub>OE</sub>	逻辑输出E。
9	V <sub>IF</sub>	逻辑输入F。
10	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
11	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
12	V <sub>OF</sub>	逻辑输出F。
13	V <sub>IE</sub>	逻辑输入E。
14	V <sub>DD2B</sub>	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚14必须从外部连接到引脚20。 将0.01 μF至0.1 μF的电容接在V <sub>DD2B</sub> (引脚14)和GND <sub>2</sub> (引脚11)之间。
15	V <sub>OD</sub>	逻辑输出D。
16	V <sub>OC</sub>	逻辑输出C。
17	V <sub>OB</sub>	逻辑输出B。
18	V <sub>OA</sub>	逻辑输出A。
19	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
20	V <sub>DD2A</sub>	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚20必须从外部连接到引脚14。 将0.01 μF至0.1 μF的电容接在V <sub>DD2A</sub> (引脚20)和GND <sub>2</sub> (引脚19)之间。

关于具体布局原则, 请参考AN-1109应用笔记。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 1 GROUND IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 2 GROUND IS RECOMMENDED.

10-448-008

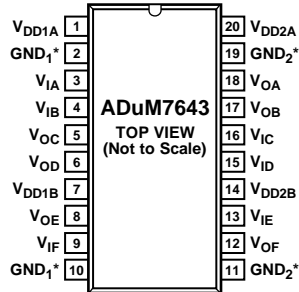
图8. ADuM7642引脚配置

表22. ADuM7642引脚功能描述

引脚编号	名称	描述
1	V <sub>DD1A</sub>	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。将0.01 μF至0.1 μF的电容器接在V <sub>DD1A</sub> (引脚1)和GND <sub>1</sub> (引脚2)之间。
2	GND <sub>1</sub>	隔离器第1侧的接地基准点。引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
3	V <sub>IA</sub>	逻辑输入A。
4	V <sub>IB</sub>	逻辑输入B。
5	V <sub>IC</sub>	逻辑输入C。
6	V <sub>OD</sub>	逻辑输出D。
7	V <sub>DD1B</sub>	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。将0.01 μF至0.1 μF的电容器接在V <sub>DD1B</sub> (引脚7)和GND <sub>1</sub> (引脚10)之间。
8	V <sub>OE</sub>	逻辑输出E。
9	V <sub>IF</sub>	逻辑输入F。
10	GND <sub>1</sub>	隔离器第1侧的接地基准点。引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
11	GND <sub>2</sub>	隔离器第2侧的接地基准点。引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
12	V <sub>OF</sub>	逻辑输出F。
13	V <sub>IE</sub>	逻辑输入E。
14	V <sub>DD2B</sub>	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚14必须从外部连接到引脚20。将0.01 μF至0.1 μF的电容器接在V <sub>DD2B</sub> (引脚14)和GND <sub>2</sub> (引脚11)之间。
15	V <sub>ID</sub>	逻辑输入D。
16	V <sub>OC</sub>	逻辑输出C。
17	V <sub>OB</sub>	逻辑输出B。
18	V <sub>OA</sub>	逻辑输出A。
19	GND <sub>2</sub>	隔离器第2侧的接地基准点。引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
20	V <sub>DD2A</sub>	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚20必须从外部连接到引脚14。将0.01 μF至0.1 μF的电容器接在V <sub>DD2A</sub> (引脚20)和GND <sub>2</sub> (引脚19)之间。

关于具体布局原则, 请参考AN-1109应用笔记。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643



\*PIN 2 AND PIN 10 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 1 GROUND IS RECOMMENDED. PIN 11 AND PIN 19 ARE INTERNALLY CONNECTED. CONNECTING BOTH PINS TO PCB SIDE 2 GROUND IS RECOMMENDED.

10448-009

图9. ADuM7643引脚配置

表23. ADuM7643引脚功能描述

引脚编号	名称	描述
1	VDD1A	隔离器第1侧的电源电压A(3.0 V至5.5 V)。引脚1必须从外部连接到引脚7。 将0.01 $\mu$ F至0.1 $\mu$ F的电容接在V <sub>DD1A</sub> (引脚1)和GND <sub>1</sub> (引脚2)之间。
2	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
3	V <sub>IA</sub>	逻辑输入A。
4	V <sub>IB</sub>	逻辑输入B。
5	V <sub>OC</sub>	逻辑输出C。
6	V <sub>OD</sub>	逻辑输出D。
7	VDD1B	隔离器第1侧的电源电压B(3.0 V至5.5 V)。引脚7必须从外部连接到引脚1。 将0.01 $\mu$ F至0.1 $\mu$ F的电容接在V <sub>DD1B</sub> (引脚7)和GND <sub>1</sub> (引脚10)之间。
8	V <sub>OE</sub>	逻辑输出E。
9	V <sub>IF</sub>	逻辑输入F。
10	GND <sub>1</sub>	隔离器第1侧的接地基准点。 引脚2与引脚10内部互连, 并且建议将二者均连至PCB的接地层。
11	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
12	V <sub>OF</sub>	逻辑输出F。
13	V <sub>IE</sub>	逻辑输入E。
14	VDD2B	隔离器第2侧的电源电压B(3.0 V至5.5 V)。引脚14必须从外部连接到引脚20。 将0.01 $\mu$ F至0.1 $\mu$ F的电容接在V <sub>DD2B</sub> (引脚14)和GND <sub>2</sub> (引脚11)之间。
15	V <sub>ID</sub>	逻辑输入D。
16	V <sub>IC</sub>	逻辑输入C。
17	V <sub>OB</sub>	逻辑输出B。
18	V <sub>OA</sub>	逻辑输出A。
19	GND <sub>2</sub>	隔离器第2侧的接地基准点。 引脚11与引脚19内部互连, 并且建议将二者均连至PCB的接地层。
20	VDD2A	隔离器第2侧的电源电压A(3.0 V至5.5 V)。引脚20必须从外部连接到引脚14。 将0.01 $\mu$ F至0.1 $\mu$ F的电容接在V <sub>DD2A</sub> (引脚20)和GND <sub>2</sub> (引脚19)之间。

关于具体布局原则, 请参考AN-1109应用笔记。

### 典型性能参数

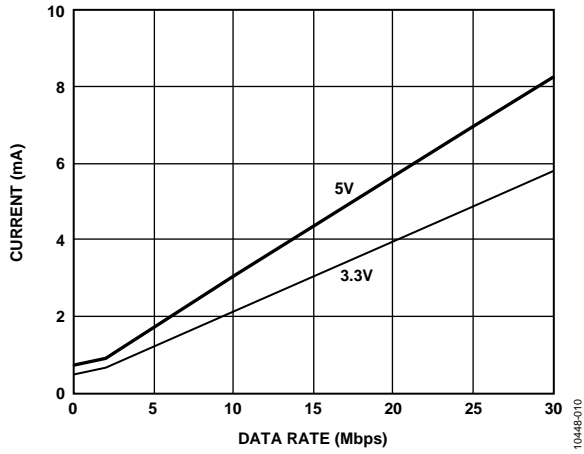


图10. 5 V和3.3 V电源下每个输入通道的典型电源电流与数据速率的关系

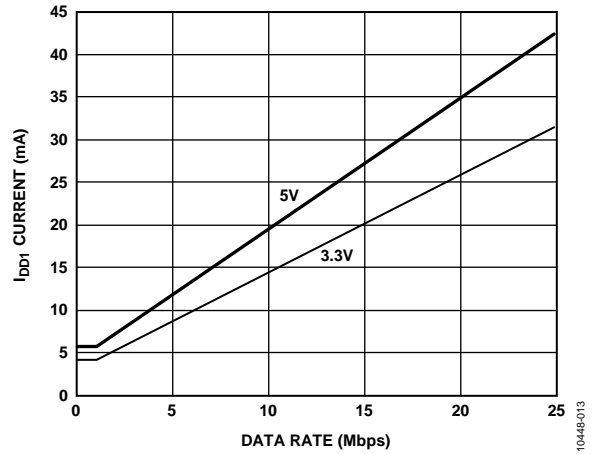


图13. 5 V和3.3 V电源下ADuM7640典型V<sub>DD1</sub>电源电流与数据速率的关系

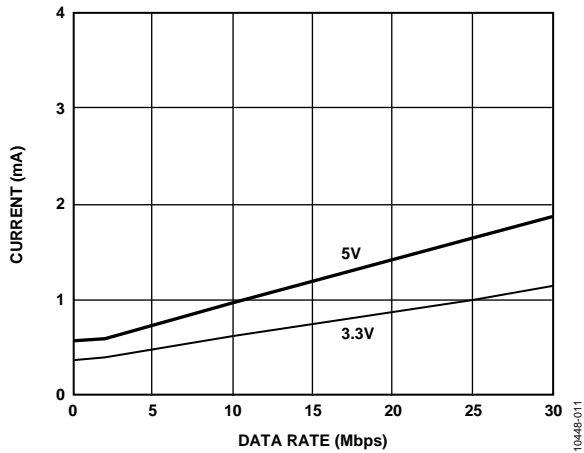


图11. 5 V和3.3 V电源下每个输出通道的典型电源电流与数据速率的关系(无输出负载)

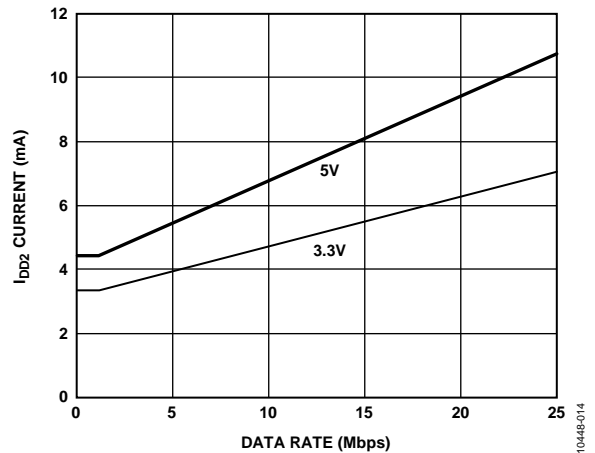


图14. 5 V和3.3 V电源下ADuM7640典型V<sub>DD2</sub>电源电流与数据速率的关系

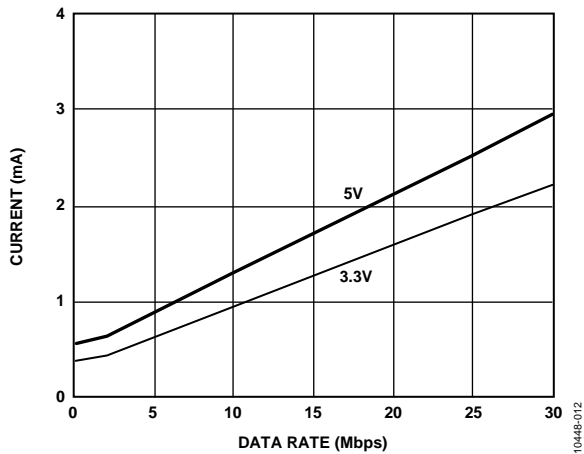


图12. 5 V和3.3 V电源下每个输出通道的典型电源电流与数据速率的关系(15 pF输出负载)

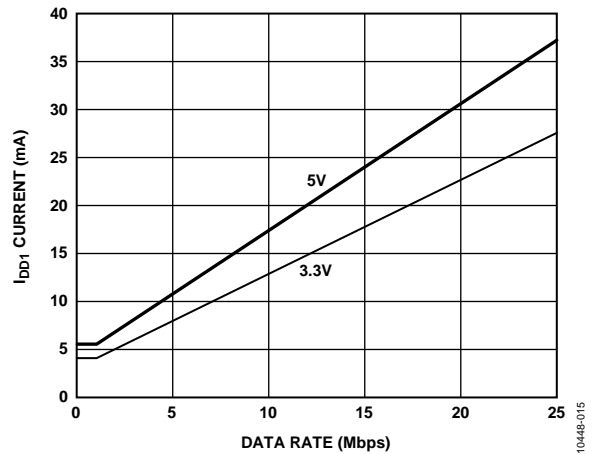


图15. 5 V和3.3 V电源下ADuM7641典型V<sub>DD1</sub>电源电流与数据速率的关系

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

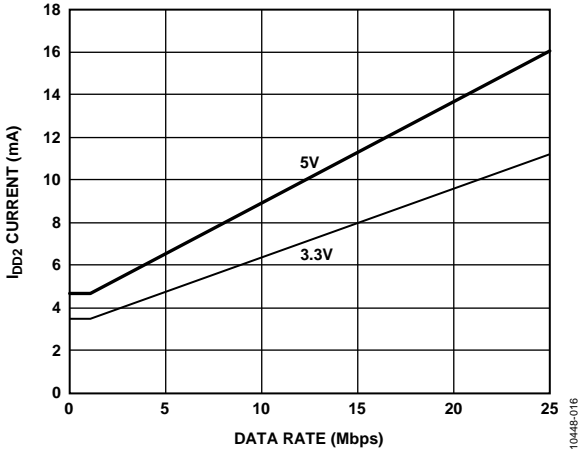


图16. 5 V和3.3 V电源下ADuM7641典型 $V_{DD2}$  电源电流与数据速率的关系

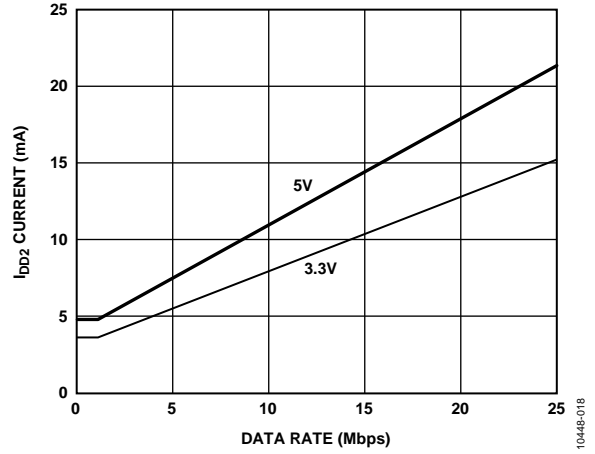


图18. 5 V和3.3 V电源下ADuM7642典型 $V_{DD2}$  电源电流与数据速率的关系

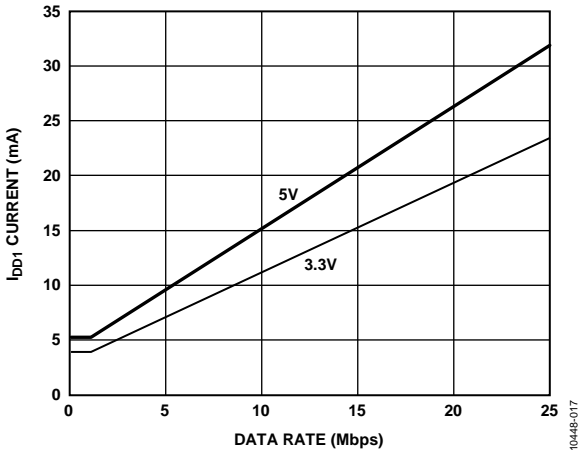


图17. 5 V和3.3 V电源下ADuM7642典型 $V_{DD1}$  电源电流与数据速率的关系

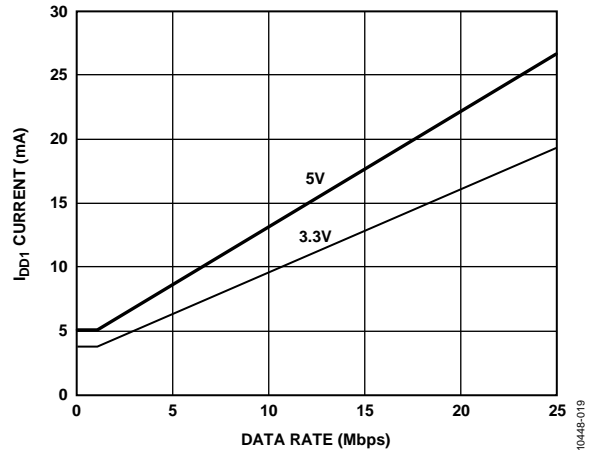


图19. 5 V和3.3 V电源下ADuM7643典型 $V_{DD1}$ 或 $V_{DD2}$  电源电流与数据速率的关系



## 应用信息

### 印刷电路板布局布线

ADuM7640/ADuM7641/ADuM7642/ADuM7643数字隔离器的逻辑接口不需要外部接口电路。强烈建议在输入和输出供电引脚上进行电源旁路(见图20)。应在引脚1与引脚2之间、引脚7与引脚10之间、引脚11与引脚14之间、引脚19与引脚20之间连接4个旁路电容,分别用于 $V_{DD1A}$ 、 $V_{DD1B}$ 、 $V_{DD2B}$ 和 $V_{DD2A}$ 。应分别将 $V_{DD1A}$ 电源引脚和 $V_{DD1B}$ 电源引脚、 $V_{DD2B}$ 电源引脚和 $V_{DD2A}$ 电源引脚连在一起。电容值应在 $0.01\ \mu\text{F}$ 至 $0.1\ \mu\text{F}$ 之间。电容两端到电源引脚的走线总长不应超过20 mm。

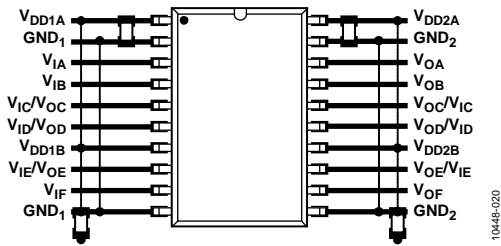


图20. 推荐的印刷电路板布局

在具有高共模瞬变的应用中,必须确保隔离栅两端的电路板耦合最小。此外,用户所设计的电路板布局应使得所出现的任何耦合对给定器件侧的所有引脚产生同等影响。如果不满足设计要求,将会使引脚间的电压差超过器件的绝对最大额定值,造成器件闩锁或者永久损坏。

如果PCB设计选择得当,ADuM7640/ADuM7641/ADuM7642/ADuM7643很容易满足CISPR 22 Class A(和FCC Class A)辐射标准,甚至能够满足更严格的无屏蔽环境CISPR 22 Class B(和FCC Class B)标准。对于PCB相关的抗电磁辐射技术,包括电路板布局和堆叠问题,请参见AN-1109应用笔记。

### 传播延迟相关参数

传播延迟是衡量逻辑信号穿过器件所需时间的参数。高到低转换的输入至输出传播延迟时间可能不同于低到高转换的传播延迟时间。

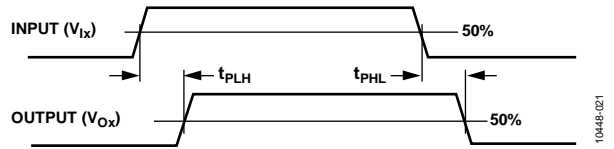


图21. 传播延迟参数

脉宽失真指这两个传播延迟值的最大差异,反映了输入时序的保持精度。

通道间匹配指单个ADuM7640/ADuM7641/ADuM7642/ADuM7643器件内各通道之间传播延迟的最大差异。

传播延迟偏斜指在相同条件下工作的多个ADuM7640/ADuM7641/ADuM7642/ADuM7643器件的传播延迟之间的最大差异。

### 直流正确性

在隔离器输入端的正负逻辑电平转换会使一个很窄的(约1 ns)脉冲通过变压器被送到解码器。解码器是双稳态的,因此,可以被这个脉冲置位或复位,表示输入逻辑的转换。当输入端没有超过约 $1\ \mu\text{s}$ 的逻辑转换时,会发送一组用以表示正确输入状态的周期性刷新脉冲,以确保输出的直流正确性。如果解码器在大约 $5\ \mu\text{s}$ 内没有接收到内部脉冲,输入侧则认为没有供电或者无效,在这种情况下,隔离器的输出被看门狗计时电路强制设置为默认高电平状态。

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 磁场抗扰度

ADuM7640/ADuM7641/ADuM7642/ADuM7643的磁场抗扰度由变化的磁场决定，它会在变压器接收线圈中产生感应电压，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。检测ADuM7640/ADuM7641/ADuM7642/ADuM7643的3 V工作条件是因为这是最易受干扰的工作模式。

变压器输出端的脉冲幅度大于1.0 V。解码器的检测阈值大约是0.5 V,因此有一个0.5 V的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta/dt) \sum \pi r_n^2; n = 1, 2, \dots, N$$

其中：

$\beta$ 是磁通量密度(高斯)。

$r_n$ 是接收线圈第n圈的半径(cm)。

$N$ 是接收线圈总匝数。

给定ADuM7640/ADuM7641/ADuM7642/ADuM7643接收线圈的几何形状及感应电压，解码器最多能够有0.5 V余量的50%，由此便可计算给定频率时允许的最大磁场。结果如图22所示。

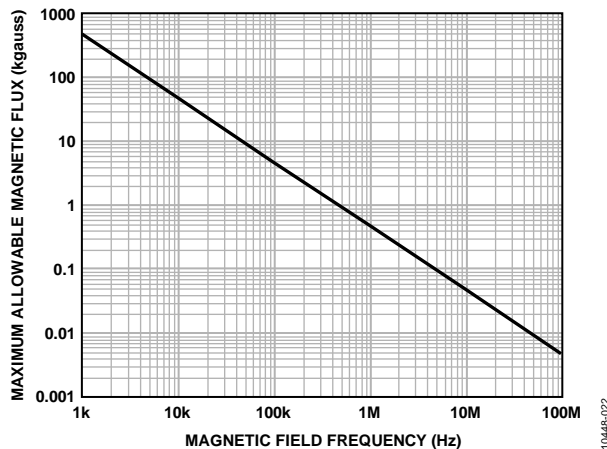


图22. 最大允许外部磁通密度

例如，在1 MHz的磁场频率下，最大允许0.5 K高斯的磁场可以在接收线圈感应出0.25 V的电压。该电压大约是检测阈值的50%并且不会引起输出转换错误。同样，如果这样的情况在发送脉冲时发生(最差的极性)，这会使接收到的脉冲从大于1.0 V下降到0.75 V，这仍然高于解码器检测阈值0.5 V。

先前的磁通密度值对应于与ADuM7640/ADuM7641/ADuM7642/ADuM7643变压器给定距离的额定电流幅度。图23显示这些允许的电流幅度与所选距离条件下频率的函数关系。见图23所示，ADuM7640/ADuM7641/ADuM7642/ADuM7643具有极强的抗干扰性能，仅在离器件很近的高频、大电流下才会受影响。例如在前述1 MHz示例中，1.2 kA电流必须放置在距离ADuM7640/ADuM7641/ADuM7642/ADuM7643 5 mm以外的時候才不会影响器件的工作。

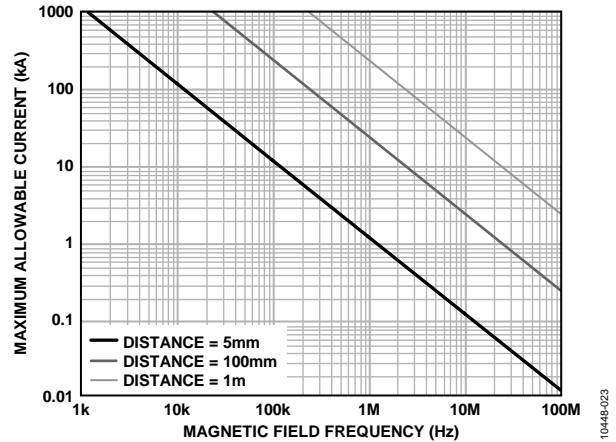


图23. 不同电流至ADuM7640/ADuM7641/ADuM7642/ADuM7643距离下的最大允许电流

请注意,在强磁场和高频率的叠加作用下,印刷电路板走线形成的任何回路都会感应出足够大的错误电压触发后续电路的阈值。在布局的时候需要格外小心以避免发生这种情况。

## 功耗

ADuM7640/ADuM7641/ADuM7642/ADuM7643隔离器给定通道的电源电流是电源电压、通道数据速率和通道输出负载的函数。

对于每个输入通道，电源电流按照下式计算：

$$I_{DDI} = I_{DDI(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDI} = I_{DDI(D)} \times (2f - f_r) + I_{DDI(Q)} \quad f > 0.5 f_r$$

对于每个输出通道，电源电流按照下式计算：

$$I_{DDO} = I_{DDO(Q)} \quad f \leq 0.5 f_r$$

$$I_{DDO} = (I_{DDO(D)} + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO(Q)} \quad f > 0.5 f_r$$

其中：

$I_{DDI(D)}$ 、 $I_{DDO(D)}$  是每个通道的输入和输出动态电源电流 (mA/Mbps)。

$I_{DDI(Q)}$ 、 $I_{DDO(Q)}$  是额定输入和输出静态电源电流 (mA)。

$f$  是输入逻辑信号频率 (MHz)；它是输入数据速率的一半，单位为 Mbps。

$f_r$  是输入级刷新速率 (Mbps)。

$C_L$  是输出负载电容 (pF)。

$V_{DDO}$  是输出电源电压 (V)。

为了计算总  $V_{DD1}$  和  $V_{DD2}$  电源电流，必须计算与  $V_{DD1}$  和  $V_{DD2}$  相对应的各输入和输出通道的电源电流并求和。图10和图11显示无输出负载条件下每个通道的电源电流与数据速率的关系。图12显示15 pF输出负载条件下每个通道的电源电流与数据速率的关系。图13至图17显示 ADuM7640/ADuM7641/ADuM7642/ADuM7643 通道配置的总  $V_{DD1}$  和  $V_{DD2}$  电源电流与数据速率的关系。

## 隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离上的电压波形参数决定。除了由监管机构进行测试，ADI也进行一系列广泛的评估来确定 ADuM7640/ADuM7641/ADuM7642/ADuM7643 内部隔离架构的寿命。

ADI公司使用超过额定连续工作电压的电压执行加速寿命测试。确定多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。表18中列出了双极性交流工作条件下50年工作寿命的峰值电压以及最大工作电压值。许多情况下，认可工作电压高于50年工作寿命电压。某些情况下，在这些高工作电压下工作会导致隔离寿命缩短。

ADuM7640/ADuM7641/ADuM7642/ADuM7643的隔离寿命取决于施加在隔离栅上的电压波形。*iCoupler*结构的隔离度以不同速率衰减，这由波形是否为双极性交流、单极性交流或直流决定。图24、图25和图26显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。在双极性交流条件下工作50年的目标决定ADI推荐的最大工作电压。

在单极性交流或者直流电压的情况下，隔离应力显然低得多。此工作模式在能够获得50年工作时间的的前提下，允许更高的工作电压。表18中列出的工作电压在维持50年最低工作寿命的前提下，提供了符合单极性交流或者直流电压情况的工作电压。任何与图25和图26中不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表18中列出的50年工作寿命电压以下。

图25所示的正弦电压波形仅作为示例提供，它代表任何在0 V与某一限值之间变化的电压波形。该限值可以为正值或负值，但电压不能穿过0 V。

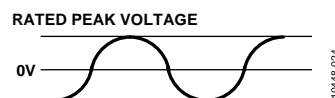


图24. 双极性交流波形

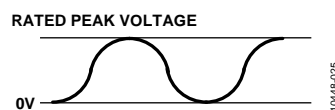


图25. 单极性交流波形

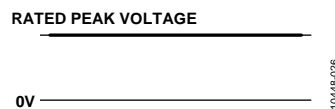
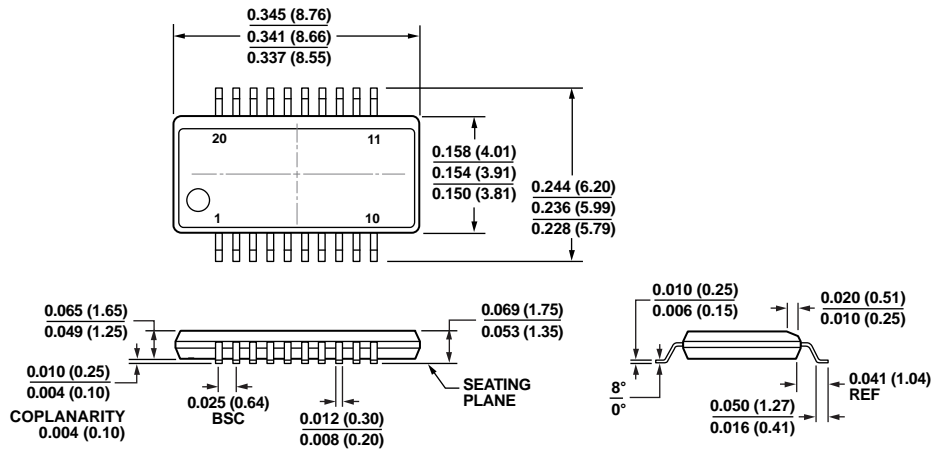


图26. 直流波形

# ADuM7640/ADuM7641/ADuM7642/ADuM7643

## 外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-137-AD  
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS  
(IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR  
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

08-19-2008-A

图27. 20引脚紧凑型小型封装[QSOP]  
(RQ-20)

图示尺寸单位: inch 和 (mm)

## 订购指南

型号 <sup>1</sup>	输入数, V <sub>DD1</sub> 侧	输入数, V <sub>DD2</sub> 侧	最大 数据速率	最大 传播延迟, 5 V	最大 脉冲宽度 失真	温度 范围	封装 描述	封装 选项
ADuM7640ARQZ	6	0	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7640ARQZ-RL7	6	0	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP, 7"卷带和卷盘	RQ-20
ADuM7640CRQZ	6	0	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7640CRQZ-RL7	6	0	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7641ARQZ	5	1	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7641ARQZ-RL7	5	1	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP, 7"卷带和卷盘	RQ-20
ADuM7641CRQZ	5	1	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7641CRQZ-RL7	5	1	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7642ARQZ	4	2	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7642ARQZ-RL7	4	2	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP, 7"卷带和卷盘	RQ-20
ADuM7642CRQZ	4	2	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7642CRQZ-RL7	4	2	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7643ARQZ	3	3	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7643ARQZ-RL7	3	3	1 Mbps	20 ns	75 ns	-40°C至+105°C	20引脚QSOP, 7"卷带和卷盘	RQ-20
ADuM7643CRQZ	3	3	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20
ADuM7643CRQZ-RL7	3	3	25 Mbps	14 ns	50 ns	-40°C至+105°C	20引脚QSOP	RQ-20

<sup>1</sup> Z = 符合RoHS标准的器件。