

集成外部时钟同步功能的36 V、 1 A同步降压DC-DC稳压器

ADP2442

产品特性

宽输入电压范围: 4.5 V至36 V 最短导通时间: 50 ns(典型值)

最大负载电流: 1 A 高效率: 最高可达94% 可调节输出: 最低至0.6 V 输出电压精度: ±1%

ADIsimPower™工具集支持

300 kHz至1 MHz的可调开关频率外部同步频率范围:300 kHz至1 MHz脉冲跳过模式或强制固定频率模式精密使能输入引脚(EN)开漏电源良好指示内部软启动过流限制保护关断电流小于15 μA欠压闭锁(UVLO)和热关断12引脚3 mm×3 mm LFCSP封装

应用

久端负载应用 分布式电源系统 工业控制电源 标准供电轨转换至24 V/12 V/5 V/3.3 V

概述

ADP2442是恒定频率、采用电流模式控制的同步降压dc-dc 稳压器,可驱动最高1 A的负载,并具有出色的线路和负载 调节特性。它可在宽输入电压范围内(4.5 V至36 V)工作,是 调整多种类型输入源功率的理想选择。另外,它还具有非常低的最短导通时间(50 ns),因此适合那些需要非常高降压比的应用。

输出电压可在0.6 V至0.9 × V_{IN}之间调节。该器件同时针对高端和低端设备集成低电阻N沟道MOSFET,可实现高效率。

开关频率可用外部电阻在300 kHz至1 MHz范围内调节。另外,ADP2442还有一个精确的电源良好(PGOOD)开漏输出信号。

它提供灵活的外部时钟同步功能。开关频率可同步至施加于SYNC/MODE引脚上的外部时钟。ADP2442还可配置为工作在强制固定频率模式,以便降低EMI,或工作在节能模式,以便降低轻载时的开关损耗。

Rev. 0 Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

中型电路配置 C2 Vout RTOP FB VON ADP2442 COMP CCOMP REPRECE REPRECE C2 VIN COUT CO

图1.

ADP2442使用打嗝模式保护IC不受短路或输出端过流情况影响。内部软启动可限制多种负载电容启动时的浪涌电流。其它重要特性包括输入欠压闭锁(UVLO)、热关断(TSD)和精密使能(EN),亦可用于逻辑电平关断输入。

ADP2442采用3 mm×3 mm、12引脚LFCSP封装,额定工作 温度范围为-40°C至+125℃结温范围。

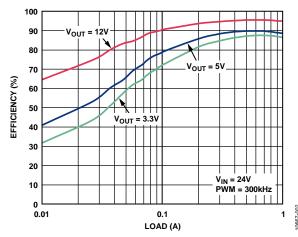


图2. 效率与负载电流的关系(V_{IN} = 24 V)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A. Tel: 781.329.4700 ©2012 Analog Devices, Inc. All rights reserved. Technical Support www.analog.com

目录

特性	1
应用	1
概述	1
典型电路配置	1
修订历史	2
技术规格	3
绝对最大额定值	5
热阻	5
ESD警告	5
引脚配置和功能描述	6
典型性能参数	7
强制固定频率模式的效率	7
脉冲跳过模式的效率	8
内部框图	15
工作原理	16
控制架构	16
可调频率	17
电源良好	17
工作模式	17
外部同步	17
软启动	17
欠压闭锁	17
精密使能/关断	17
电流限制和短路保护	18

热关断	18
应用信息	19
ADIsimPower设计工具	19
选择输出电压	19
设置开关频率	19
外部元件选择	20
升压电容	22
VCC电容	22
环路补偿	22
环路补偿的大信号分析	22
设计示例	24
配置和元件选择	24
系统配置	25
典型应用电路	26
设计示例	26
其它典型电路配置	27
功耗与散热考虑	31
功耗	31
散热考量	31
评估板热性能	32
电路板布局建议	33
外形尺寸	34
订购指南	34

修订历史

2012年11月—修订版0: 初始版

技术规格

除非另有说明, $V_{IN} = 4.5 \text{ V}$ 至 36 V, $T_{J} = -40 ^{\circ} \text{C}$ 至 $+125 ^{\circ} \text{C}$ 。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
电源						
输入电压范围	V _{IN}		4.5		36	V
电源电流	I _{VIN}	V _{EN} = 1.5 V、无切换		1.7	2	mA
关断电流	I _{SHDN}	$V_{EN} = AGND$		10	15	μΑ
UVLO	SHDN	EN 7.G.12			. 5	P
阈值	V _{UVLO}	V _{IN} 下降	3.8	4	4.2	V
迟滞	VUVLO	A IV 1. Int-	3.0	200	7.2	mV
				200		IIIV
内部稳压器	.,	V 5V: 26V		_		
稳压器输出电压	V _{cc}	$V_{IN} = 5 \text{ V to } 36 \text{ V}$		5	5.5	V
输出						
输出电压范围	V _{OUT}		0.6		$0.9 \times V_{IN}$	V
最大输出电流	I _{OUT}		1			Α
反馈调节电压	V_{FB}	T」=-40°C至+85°C	0.594	0.6	0.606	V
		T」= -40°C至+125°C	0.591	0.6	0.609	V
线性调整率		_		0.005		%/V
负载调整率				0.05		%/A
误差放大器						1
反馈偏置电流	I _{FB_BIAS}	$V_{FB} = 0.6 \text{ V}$		50	200	nA
及與MEE 电弧 跨导		$I_{COMP} = \pm 20 \mu\text{A}$	200	250	300	μA/V
	g _m	$I_{COMP} = \pm 20 \mu\text{A}$	200		300	
开环电压增益1	A _{VOL}			65		dB
MOSFETS						
高端开关导通电阻 ²	$R_{DS_H(ON)}$	BST - SW = 5 V		170	270	mΩ
低端开关导通电阻 ²	$R_{DS_L(ON)}$	$V_{CC} = 5 V$		120	180	mΩ
漏电流	I _{LKG}	$V_{EN} = AGND$		1	25	μΑ
最短导通时间 ³	t _{ON_MIN}	所有开关频率		50	65	ns
最短关断时间4	t _{OFF_MIN}			165	175	ns
电流检测						
电流检测放大器增益	G _{CS}		1.6	2	2.4	A/V
打嗝时间		f _{sw} = 300 kHz至1 MHz		6		ms
进入打嗝模式前的		-5W		8		事件
累计电流限值周期数				· ·		3.11
峰值电流限制	I _{CL}		1.4	1.6	1.8	Α
频率	CL					
开关频率范围	f _{sw}		300		1000	kHz
频率设置精度 频率设置精度	'SW	FREQ引脚 = 308 kΩ	270	300	330	kHz
颁 罕以且相及						kHz
ar -> to 16 44 to		FREQ引脚 = 92.5 kΩ	900	1000	1100	
频率同步范围			300		1000	kHz
软启动						
软启动时间	t _{ss}			2		ms
精密使能						
输入阈值	$V_{EN(RISING)}$		1.15	1.20	1.25	V
迟滞	V _{EN(HYST)}			100		mV
漏电流	I _{IEN_LEAK}	$V_{IN} = V_{EN}$		0.1	1	μΑ
热关断	IEN_LEAK	IIN EIN				Ι'
上升	T _{SD}			150		°C
迟滞				25		∘C
心仰	$T_{SD(HYST)}$			23		

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
电源良好						
PGOOD高电平、FB上升阈值 ⁵			89	92	95	%
PGOOD低电平、FB上升阈值 ⁵			111	115	118	%
PGOOD高电平、FB下降阈值 ⁵			106	109	112	%
PGOOD低电平、FB下降阈值 ⁵			83	86	89	%
PGOOD						
延迟	t _{PGOOD}			50		μs
高漏电流	I _{PGOOD(SRC)}	$V_{PGOOD} = V_{CC}$		1	10	μΑ
下拉电阻	I _{PGOOD(SNK)}	FB = 0 V		0.5	0.7	kΩ
SYNC/MODE						
SYNC/MODE输入						
逻辑高电平			2			V
逻辑低电平					8.0	٧
脉冲宽度			100			ns

¹通过设计保证。

 $^{^2}$ 在VIN与SW引脚之间测量,包括焊线和引脚电阻。 3 基于基准特性。测量条件: V_N = 12 V, V_{OUT} = 1.2 V,负载 = 1 A, f_{SW} = 1 MHz,输出在规定范围内。测量不包括停滞时间。 4 基于基准特性。测量条件: V_N = 15 V, V_{OUT} = 12 V,负载 = 1 A, f_{SW} = 600 kHz,输出在规定范围内。测量不包括停滞时间。 5 此阈值以标称输出电压的百分比表示。

绝对最大额定值

表2.

参数	额定值
VIN至PGND	-0.3 V至+40 V
EN至AGND	-0.3 V至+40 V
SW至PGND	-0.3 V至+40 V
BST至PGND	-0.3 V至+45 V
VCC至AGND	-0.3 V至+6 V
BST至SW	-0.3 V至+6 V
FREQ, PGOOD, SYNC/MODE, COMP, FB至AGND	-0.3 V至+6 V
PGND至AGND	±0.3 V
工作结温 范围	-40℃至+125℃
存储温度范围	-65°C至+150°C
引脚温度(焊接,10秒)	260°C

注意,超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值,不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下,器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA}针对最差条件,即利用4层标准JEDEC板,将器件焊接 在电路板上以实现表贴封装。

表3. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
12引脚 LFCSP	40	2.4	°C/W

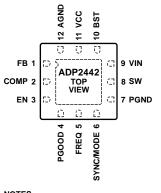
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路,但在遇到高能量ESD时,器件可能会损坏。因此,应当采取适当的ESD防范措施,以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES
1. THE EXPOSED PAD SHOULD BE CONNECTED
TO THE SYSTEM AGND PLANE AND PGND PLANE.

图3. 引脚配置(顶视图)

表4. 引脚功能描述

1ペー・コル	が一切に油火				
引脚编号	名称	描述			
1	FB	反馈。FB调节电压为0.6 V。将此引脚从DC-DC稳压器的输出端连接到一个电阻			
		分压器。			
2	COMP	误差放大器补偿。将电阻和电容串联接地。			
3	EN	精密使能。使用1.25 V基准电压时,此特性提供±5%精度。此引脚为高电平时,			
		稳压器使能,为低电平时,稳压器禁用。不要悬空该引脚。			
4	PGOOD	高电平有效电源良好输出。当输出不在规定范围内时,此引脚变为低电平。			
5	FREQ	开关频率。一个接AGND的电阻设置开关频率(参见"设置开关频率"部分)。不要			
		悬空该引脚。			
6	SYNC/MODE	外部时钟同步/模式引脚。该引脚可用于外部频率同步和强制固定频率模式或			
		脉冲跳过模式的设置。SYNC/MODE接收外部时钟信号,当拉至5 V的高电平时,			
		它可设置强制固定频率模式。当该引脚与AGND相连,则使能脉冲跳过模式。			
7	PGND	不要悬空SYNC/MODE引脚。 电源地。在VIN引脚与PGND之间连接一个去耦陶瓷电容,应尽可能靠近芯片管脚			
,	1 GIVD	放置。将此引脚直接连到裸露焊盘。			
8	SW	放量。特此分解且接近到休路冲盘。 开关。低端N沟道功率MOSFET开关的漏极与高端N沟道功率MOSFET开关的源极			
		之间的中点。			
9	VIN	电源输入引脚。将此引脚连接到输入电源,并将一个旁路陶瓷电容直接从此引脚			
		连接到PGND,尽可能靠近IC。工作电压范围为4.5 V至36 V。			
10	BST	升压。将一个10 nF陶瓷电容连接在BST与SW引脚之间,尽可能靠近IC,以形成			
		高端N沟道功率MOSFET驱动器的浮动电源。此电容用来将N沟道功率MOSFET			
		的栅极驱动到电源电压以上。			
11	VCC	内部低压差稳压器的输出。此引脚为内部控制器和驱动器电路供电。VCC与AGND			
		之间连接一个1 μF陶瓷电容,VCC与PGND之间连接一个1 μF陶瓷电容。当EN引脚			
12	AGND	电压超过0.7 V时,VCC输出有效。			
12	EP EP	模拟地。此引脚是控制功能的内部地。将此引脚连到裸露焊盘。			
	Cr	裸露焊盘。将裸露焊盘连接到系统AGND层和PGND层。			

典型性能参数

强制固定频率模式的效率

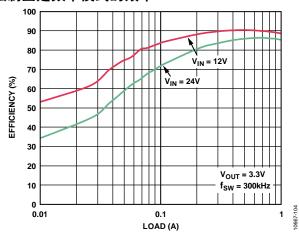


图4. 效率与负载电流的关系 $(V_{OUT} = 3.3 \text{ V}, f_{SW} = 300 \text{ kHz})$

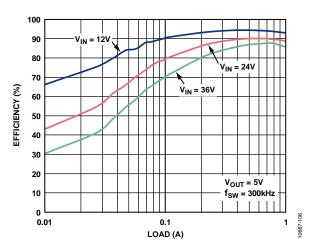


图5. 效率与负载电流的关系 $(V_{OUT} = 5 \text{ V}, f_{SW} = 300 \text{ kHz})$

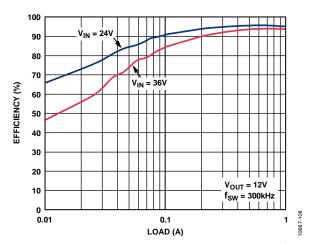


图6. 效率与负载电流的关系 $(V_{OUT} = 12~V,~f_{SW} = 300~kHz)$

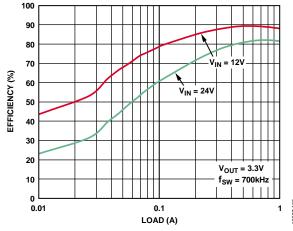


图7. 效率与负载电流的关系 $(V_{OUT} = 3.3 \text{ V}, f_{SW} = 700 \text{ kHz})$

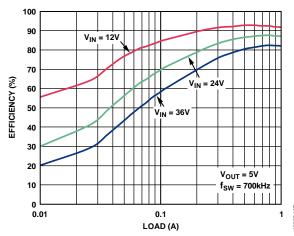


图8. 效率与负载电流的关系 $(V_{OUT} = 5 V, f_{SW} = 700 \text{ kHz})$

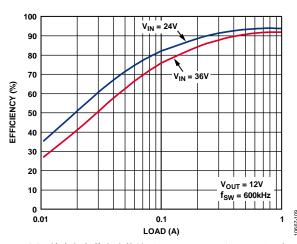
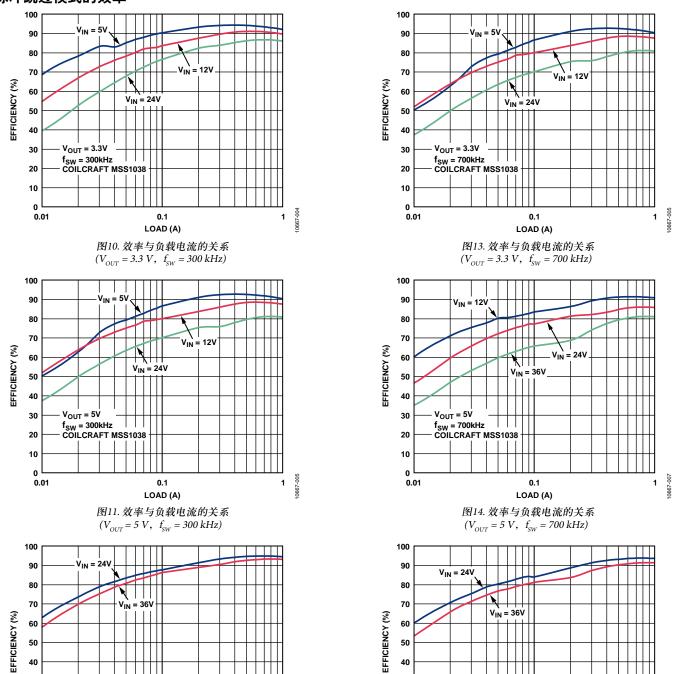


图9. 效率与负载电流的关系(V_{OUT} = 12 V, f_{SW} = 600 kHz)

脉冲跳过模式的效率



0.1

V_{OUT} = 12V f_{SW} = 300kHz COILCRAFT MSS1038

30

20

10

0.01

V_{OUT} = 12V f_{SW} = 600kHz COILCRAFT MSS1038

30

20

10

0.01

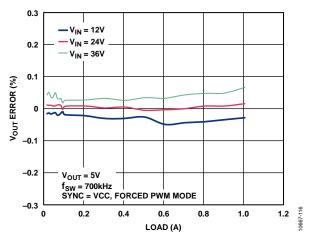


图16. 不同电源下的负载调整率

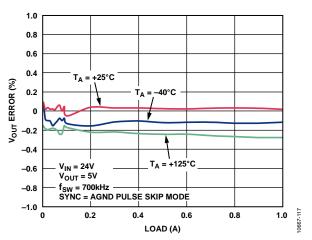


图17. 不同温度下的负载调整率

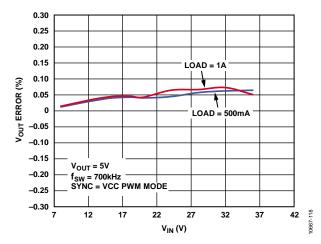


图18. 不同负载下的线性调整率, V_{OUT} = 5~V

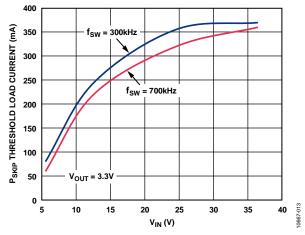


图19. 脉冲跳过(P_{SKIP})阈值负载电流, $V_{OUT}=3.3~V$

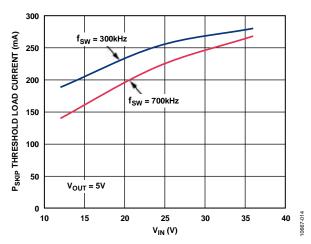


图20. 脉冲跳过阈值负载电流, V_{OUT} = 5 V

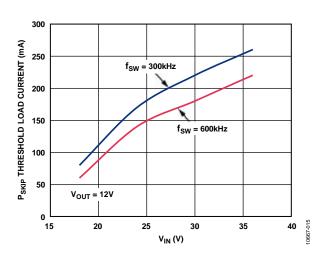


图21. 脉冲跳过阈值负载电流, V_{OUT} = 12 V

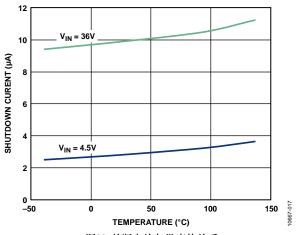


图22. 关断电流与温度的关系

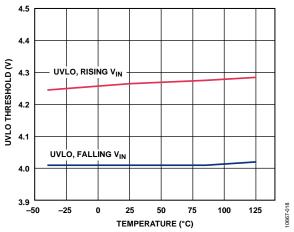


图23. 欠压闭锁(UVLO)阈值与温度的关系

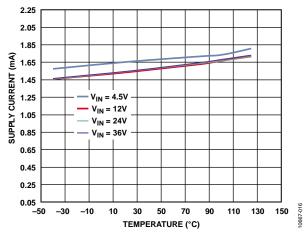


图24. 电源电流与温度的关系

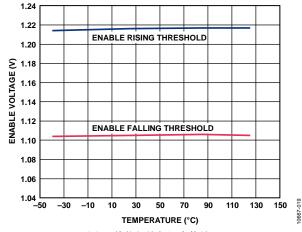


图25. 使能阈值与温度的关系

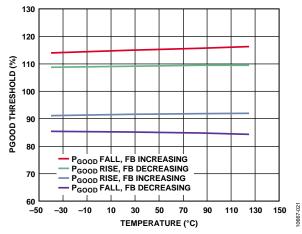


图26. PGOOD阈值与温度的关系

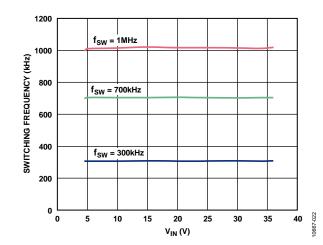


图27. 开关频率与电源的关系

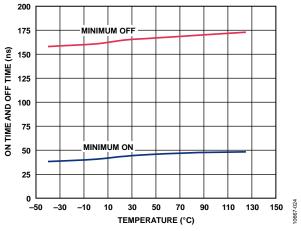


图28. 最短导通时间和最短关断时间与温度的关系

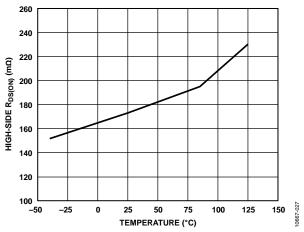


图29. 高端R_{DS(ON)}与温度的关系

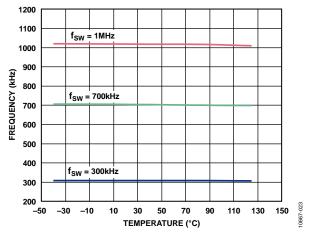


图30. 开关频率与温度的关系

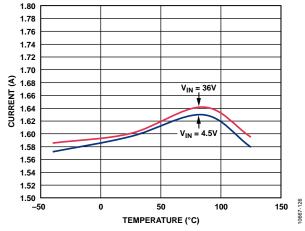


图31. 电流限值与温度的关系

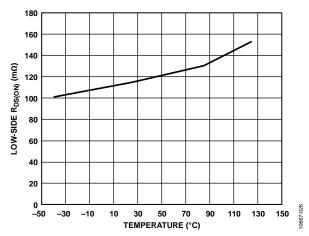


图32. 低端R_{DS(ON)}与温度的关系

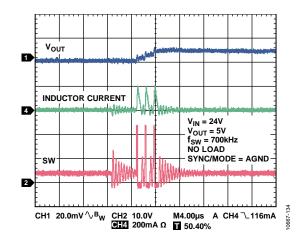


图33. 脉冲跳过模式, $V_{_{IN}}$ = 24 V, $V_{_{OUT}}$ = 5 V, $f_{_{SW}}$ = 700 kHz,空载,SYNC/MODE = AGND

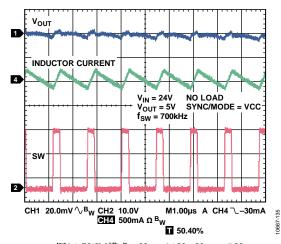


图34. PWM模式, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,负载 = 空载,SYNC/MODE = VCC

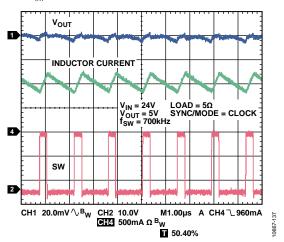


图35. 带外部时钟的PWM模式, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,负载 = 5 Ω ,SYNC/MODE = 时钟

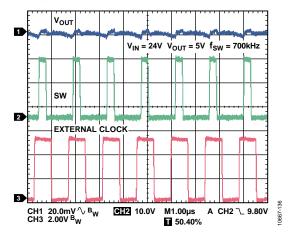


图36. 外部时钟同步, $V_{_{\rm IN}}=24~V,~~V_{_{\rm OUT}}=5~V,~~f_{_{\rm SW}}=700~{\rm kHz},~~{\rm SYNC/MODE}=时钟$

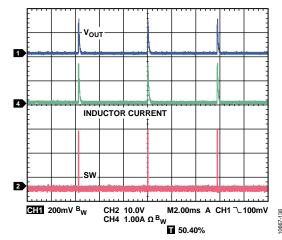


图37. 打嗝模式, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,输出短接PGND

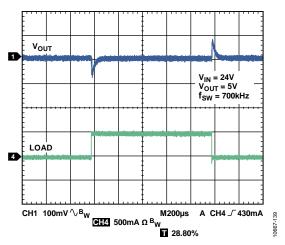


图38. 负载瞬变响应, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz, SYNC/MODE = 时钟,负载阶跃 = 500 mA

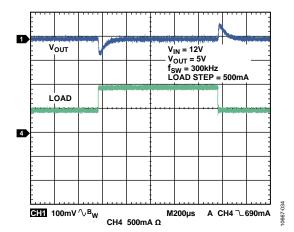


图39. 负载瞬变响应, $V_{\rm IN}$ = 12 V , $V_{\rm OUT}$ = 5 V , $f_{\rm SW}$ = 300 kHz , 负载阶跃 = 500 mA

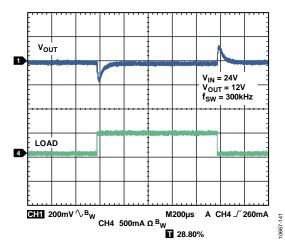


图40. 负载瞬变响应, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 12 V, $f_{\rm SW}$ = 300 kHz, SYNC/MODE = 时钟,负载阶跃 = 500 mA

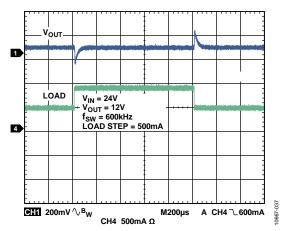


图41. 负载瞬变响应, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 12 V, $f_{\rm SW}$ = 600 kHz,负载阶跃 = 500 mA

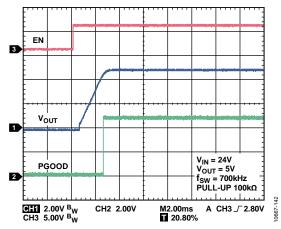


图42. 电源良好启动, $V_{\rm IN}=24~{\rm V},~~V_{\rm OUT}=5~{\rm V},~~f_{\rm SW}=700~{\rm kHz}$

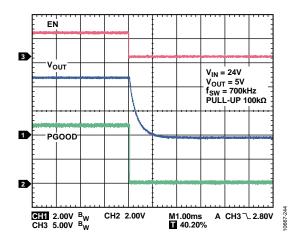


图43. 电源良好关断, $V_{IN} = 24 \text{ V}$, $V_{OUT} = 5 \text{ V}$, $f_{SW} = 700 \text{ kHz}$

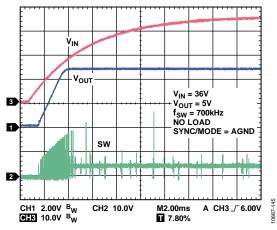


图44. 利用 $V_{\rm IN}$ 启动,脉冲跳过模式, $V_{\rm IN}$ = 36 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,空载,SYNC/MODE = AGND

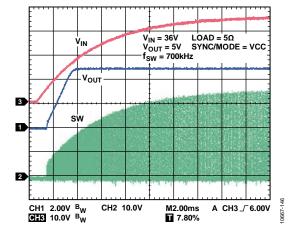


图45. 利用 $V_{\rm IN}$ 启动,PWM模式, $V_{\rm IN}$ = 36 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,负载 = 5 Ω ,SYNC/MODE = VCC

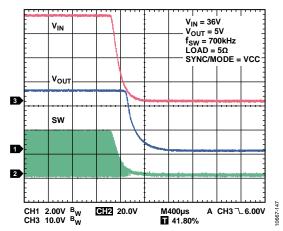


图46. 利用 $V_{\rm IN}$ 关断,PWM模式, $V_{\rm IN}$ = 36 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,负载 = 5 Ω ,SYNC/MODE = VCC

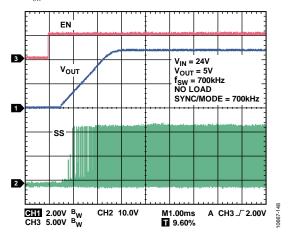


图47. 利用精密使能启动, $V_{_{\rm IN}}$ = 24 V, $V_{_{\rm OUT}}$ = 5 V, $f_{_{\rm SW}}$ = 700 kHz, 负载 = 空载,SYNC/MODE = 700 kHz

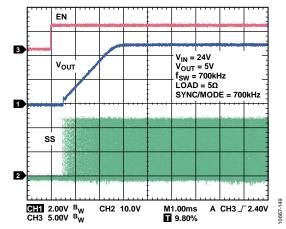


图48. 利用精密使能启动, $V_{\rm IN}$ = 24 V, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz,负载 = 5 Ω ,SYNC/MODE = 700 kHz

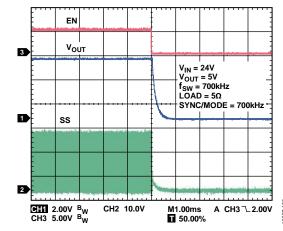


图49. 利用精密使能关断, $V_{\rm IN}=24~{
m V}$, $V_{\rm OUT}=5~{
m V}$, $f_{\rm SW}=700~{
m kHz}$,负载 = $5~\Omega$, $SYNC/MODE=700~{
m kHz}$

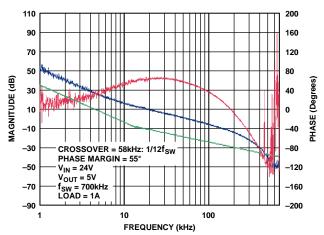


图50. 幅度和相位与频率的关系

7-144

内部框图

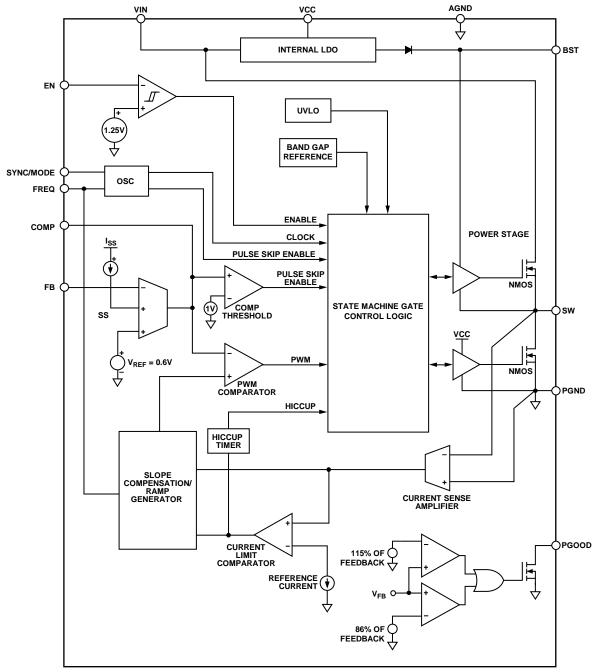


图51. 内部框图

工作原理

ADP2442是一款固定频率、电流模式控制、降压同步开关稳压器,能够驱动1 A负载。该器件具有4.5 V至36 V的宽输入电压范围,输出可以在0.6 V至0.9 V × V $_{\rm IN}$ 范围内调整。集成的高端N沟道功率MOSFET和低端N沟道功率MOSFET可在中、高负载下提供高转换效率。脉冲跳过模式用于在轻负载条件下提高效率。

ADP2442包括多种可编程特性,如输出电压、开关频率和电源良好等。这些特性通过外部小型电阻和电容编程。 ADP2442还包括多种保护特性,如带迟滞的欠压闭锁(UVLO)、输出短路保护和热关断等。

控制架构

ADP2442基于仿真峰值电流模式控制架构。ADP2442可工作在固定频率和脉冲跳过两种模式下。

固定频率模式

该控制架构的基本框图如图52所示。ADP2442可在固定频率模式下配置。输出电压 V_{OUT} 通过反馈引脚FB检测。误差放大器对反馈电压 (V_{FB}) 与基准电压 $(V_{REF}=0.6\ V)$ 之间的误差进行积分,以便在COMP引脚处产生误差电压。

在低端功率MOSFET开启、高端功率MOSFET关闭的关断期间,电流检测放大器检测谷值电感电流(I_{L})。内部振荡器以固定的开关频率发出脉宽调制(PWM)脉冲,以关断低端功率MOSFET并打开高端功率MOSFET。

使能高端N沟道功率MOSFET时,谷值电感电流信息添加到仿真斜坡信号中,然后通过PWM比较器与COMP引脚上的误差电压进行比较。PWM比较器的输出信号通过调整PWM脉冲的后沿(关闭高端功率MOSFET并开启低端功率MOSFET)来调制占空比。

可通过对斜率补偿进行内部编程,将其加到仿真斜坡信号中,并根据输入电压、输出电压和开关频率自动选择。这可以防止在占空比接近或大于50%的情况下出现次谐波震荡。此特性的一个限制是电感纹波电流必须设在0.2 A到0.5 A之间,以便向环路提供充分的电流信息。

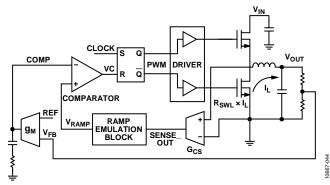


图52. 控制架构框图

脉冲跳过模式

ADP2442通过将SYNC/MODE引脚连接至AGND,使能脉冲跳过模式。在该模式下,轻负载时接通脉冲跳过电路;仅在必要时切换,将输出电压保持在规定范围内。该模式可以降低开关损耗,让稳压器在轻负载条件下保持较高效率。脉冲跳过电路包括一个比较器,用以将COMP电压与固定脉冲跳过阈值进行比较。

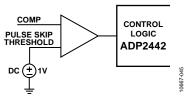


图53. 脉冲跳过比较器

在轻负载下,输出电压以非常低的速率(取决于负载)放电。当输出电压在规定范围以内时,器件进入休眠模式,消耗的静态电流非常低。当输出电压降到规定电压以下时,COMP电压升高到脉冲跳过阈值以上,器件唤醒并开始切换,直到输出电压回到规定范围内。

当负载提高时,COMP电压的设置值也会提高。在某一特定负载下,COMP稳定在脉冲跳过阈值以上,器件进入固定频率模式。因此,COMP超过脉冲跳过阈值时的负载电流定义为脉冲跳过电流阈值;该值随占空比和电感纹波电流而变化。

脉冲跳过阈值的实测值与 V_{IN} 的关系如图19、图20和图21 所示。

可调频率

ADP2442的振荡器频率可通过连接在FREQ引脚与AGND引脚之间的一个电阻设置。

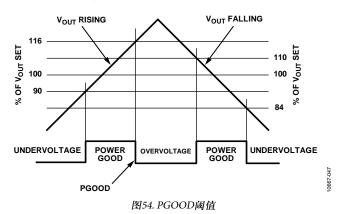
上电时,FREQ引脚电压为1.2 V,电流从FREQ引脚流向AGND,电流值取决于FREQ引脚上的电阻值。然后,振荡器中复制相同的电流以设置开关频率。注意,连接到FREQ引脚的电阻应尽可能靠近FREQ引脚(更多信息参见"应用信息"部分)。

电源良好

PGOOD引脚是一个开漏输出,用于指示输出电压的状态。当FB引脚的电压介于内部基准电压的92%到109%之间时,PGOOD输出变为高电平(前提是有一个上拉电阻连接到该引脚)。当FB引脚的电压不在此范围内时,PGOOD输出拉低到AGND。PGOOD阈值如图54所示。

同样,以下情况时,PGOOD引脚拉低到AGND:

- 输入电压低于内部UVLO阈值。
- EN引脚为低电平。
- 发生热关断事件。



典型应用中,PGOOD引脚与外部电源之间会连接一个上拉电阻,利用它来产生逻辑信号。此上拉电阻的值应在30 kΩ到100 kΩ范围内,外部电源应低于5.5 V。

工作模式

SYNC/MODE引脚具有多重用途。当SYNC/MODE连接到 VCC或处于高逻辑电平时,可使能固定频率模式。当 SYNC/MODE连接至AGND时,则使能脉冲跳过模式。外 部时钟可用于同步。

表5. SYNC/MODE引脚工作模式

	3147—11 130-4
SYNC/MODE引脚	工作模式
低电平	脉冲跳过模式
高电平	强制固定频率模式
时钟信号	强制固定频率模式

外部同步

外部同步功能允许器件的开关频率与外部时钟同步。 SYNC/MODE输入接受300 kHz至1 MHz的逻辑电平时钟输 入(最小脉冲宽度 = 100 ns),并且具有高输入阻抗。建议最 佳做法是,设置的频率(通过FREQ引脚处的电阻设置)不超 出期望时钟频率的±30%,以确保无论是否存在外部 SYNC/MODE时钟,都可进行稳定、可靠和无缝的操作。 当ADP2442与外部时钟同步时,稳压器开关频率变为与外 部时钟频率相一致。

软启动

ADP2442具有内部软启动特性,允许输出电压以受控方式缓慢上升,从而限制启动期间的浪涌电流。其内部软启动时间为2 ms。

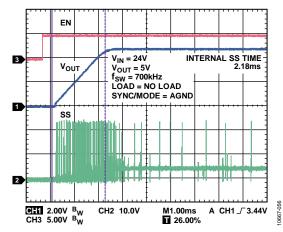


图55. 内部软启动

欠压闭锁

当输入电压低于额定工作范围时,欠压闭锁(UVLO)功能防止IC开启,以免进入不良工作模式。如果输入电压降至额定范围以下,UVLO功能会关断器件。UVLO功能的上升输入电压阈值为4.2 V,并具有200 mV迟滞。当VIN引脚上的电压斜坡较慢时,200 mV的迟滞可以防止稳压器不停地开启和关闭。

精密使能/关断

ADP2442具有一个精密使能引脚(EN),用于使能或关断器件。±5%精度适合通过一个电阻分压器从VIN引脚(或其它外部电源)获得电压,以设置所需的高于内部固定UVLO4.2 V的UVLO阈值。迟滞为100 mV。

如果不使用电阻分压器,可以施加一个逻辑信号。逻辑 高电平使能该器件,逻辑低电平则迫使该器件进入关断 模式。

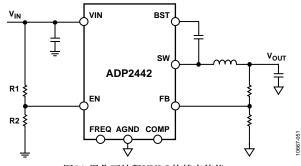


图56. 用作可编程UVLO的精密使能

限流和短路保护

ADP2442具有一个限流比较器,用于将低端功率MOSFET 上检测到的电流与内部设定的基准电流进行比较。如果检 测到的电流超过基准电流,则高端功率MOSFET在下一周 期中不会开启,低端功率MOSFET保持开启状态,直到电 感电流降至限流水平以下。 如果输出过载,峰值电感电流超过预设电流限值并持续8个时钟周期以上时,就会出现打嗝模式限流情况。输出休眠6 ms,在此期间输出放电,平均功耗降低,然后器件通过软启动周期唤醒。如果限流条件再次被触发,输出将进入休眠状态,并在6 ms后唤醒。图37显示输出短接至地时的限流打嗝模式。

热关断

当ADP2442结温上升到150℃以上时,热关断电路会关闭开关稳压器。极端的结温可能由工作电流高、电路板设计欠 佳或环境温度高等原因引起。器件设计有25℃的迟滞,因此发生热关断时,结温必须低于125℃,ADP2442才会恢复正常工作。每次重启时都会激活软启动。

应用信息

ADIsimPOWER设计工具

ADIsimPower设计工具集支持ADP2442。ADIsimPower是一个工具集合,可以根据特定设计目标产生完整的电源设计。利用这些工具,用户只需几分钟就能生成完整原理图、物料清单并计算性能。ADIsimPower可以考虑IC和所有真实外部元件的工作条件与限制,并针对成本、面积、效率和器件数量优化设计。ADIsimPower工具可通过www.analog.com/adisimpower网站获得,用户可以通过该工具申请未填充的电路板。

选择输出电压

输出电压利用连接在输出电压与FB引脚之间的电阻分压器设置(见图57)。电阻分压器将输出电压分压至0.6 V反馈调节电压。输出电压最小值可以设为0.6 V,最大值可以设为电源输入电压的90%。

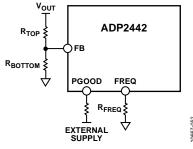


图57. 分压器

电阻分压器的分压比决定了输出电压,而这些电阻的绝对值决定分压器的漏电流。为降低分压器的漏电流,在计算电阻值时,应将较小的50 nA(0.1 μA最大值)FB偏置电流计算在内。当分压器漏电流较高时,反馈偏置电流可忽略不计,但在非常轻的负载条件下,使用小反馈电阻会降低系统工作效率。

反馈偏置电流会引起输出电压精度降低,要将降幅限制在 0.005%(最大0.5%)以内,应确保分压器漏电流高于 $20~\mu$ A。 要计算所需的电阻值,首先需利用下式确定底端电阻 R_{ROTTOM} 的值:

$$R_{BOTTOM} = \frac{V_{REF}}{I_{STRING}} \tag{1}$$

其中:

 $V_{\it REF}$ 为内部基准电压 $(0.6~{
m V})_{\it o}$ 。 $I_{\it STRING}$ 为电阻分压器漏电流。

然后通过下式计算顶端电阻R_{TOP}的值:

$$R_{TOP} = R_{BOTTOM} \times \left(\frac{V_{OUT} - V_{REF}}{V_{DEF}} \right)$$
 (2)

表6. 输出电压选择

电压 (V)	$R_{TOP}(k\Omega)$	$R_{BOTTOM}(k\Omega)$
12	190	10
5	73	10
3.3	45	10
1.2	10	10

设置开关频率

开关频率的选择取决于所需DC-DC电压转换率,并受限于图58所示的最小和最大可控占空比。这是因为,为实现电流检测和鲁棒的工作,开启和关闭时间有一个最低要求。然而,开关频率的选择还受是否需要小型外部元件的影响。例如,面积受限的小型电源解决方案需要采用较高的开关频率。

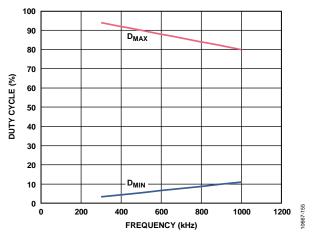


图58. 占空比与开关频率的关系

频率电阻的值通过下式计算:

$$R_{FREQ} = \frac{92,500}{f_{SW}} \tag{3}$$

其中, R_{FRFO} 单位为kΩ, f_{SW} 单位为kHz。

表7和图59显示了基于开关频率的频率电阻值的示例。

表7. 频率电阳的选择

が・・ メート ロロロングラナ	
R _{FREQ}	频率
308 kΩ	300 kHz
132 kΩ	700 kHz
92.5 kΩ	1 MHz

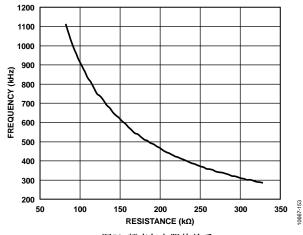


图59. 频率与电阻的关系

外部元件选择 输入电容选择

降压型稳压器的输入电流本质上是脉动电流。当高端开关处于断开状态时,该电流为0,当高端开关处于接通状态时,该电流接近于负载电流。由于切换以合理的高频(300 kHz 至1 MHz)发生,因此,输入旁路电容通常能提供大部分高频电流(纹波电流),从而允许输入电源只提供平均直流电流。输入电容需要一个足够高的纹波电流额定值,以便处理输入纹波;另外,ESR也必须足够低,以便减小输入电压纹波。许多情况下,需要将不同类型的电容并联放置,以将等效ESR和ESL降至最低。

对于特定负载,所需的最小输入电容为:

$$C_{IN_MIN} = \frac{I_{OUT} \times D \times (1 - D)}{(V_{PP} - I_{OUT} \times D \times R_{ESR}) f_{SW}}$$
(4)

其中:

V。。为所需的输入纹波电压。

R_{FSP}是该电容的等效串联电阻。

I_{OUT}为最大负载电流。

D为占空比。

fsw为开关频率。

最佳做法是使用陶瓷旁路电容,因为此类电容的ESR接近于0,上式可简化为:

$$C_{IN_MIN} = \frac{I_{OUT} \times D \times (1 - D)}{V_{DD} \times f_{SW}}$$
 (5)

此外,应使用电压额定值是输入电压1.5倍、采用X5R和X7R电介质的陶瓷电容。不推荐Y5V和Z5U电介质,它们的温度特性和直流偏置特性较差。表10提供了一个推荐MLCC电容列表。

对于较大阶跃负载瞬变,可通过使用电解或聚合物电容等增加体电容。确保体电容的纹波电流额定值超过具体设计的最小输入纹波电流。

电感选择

ADP2442的开关频率很高,因此,即使只用小型电感,输出电压的纹波也非常小。电感的大小需权衡效率和瞬态响应决定。小型电感会引起较大的电感电流纹波,能提供出色的瞬态响应,但会降低系统效率。由于ADP2442的开关频率非常高,因此应使用低磁芯损耗、低EMI的屏蔽铁氧体磁芯电感。

电感纹波电流也会影响环路的稳定性,因为ADP2442采用仿真峰值电流模式架构。在传统的斜率补偿方法中,用户设置电感纹波电流,然后利用外部斜坡电阻设置斜率补偿。多数情况下,电感纹波电流通常设置为最大负载电流的1/3,以获得最佳瞬态响应和效率。ADP2442内置斜率补偿功能,它假设电感纹波电流设为0.3 A(最大负载1 A的30%),因而无需外部斜坡电阻。

对于ADP2442, 所选电感应使得电感的峰峰值纹波电流介于0.2 A到0.5 A, 以便稳定工作。电感值计算如下:

其中:

$$\Delta I_L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L} \tag{6}$$

 $0.2 \text{ A} \leq \Delta I_L \leq 0.5 \text{ A}$

$$\frac{2 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}} \leq L \leq \frac{5 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}}$$

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}}$$
 (7)

V_N为输入电压。

Vour为所需的输出电压。

fcw为稳压器开关频率。

L为电感值。

 ΔI ,为峰峰值电感纹波电流。

 L_{mean} 为电感的理想计算值。

对于宽输入 (V_{IN}) 范围的应用,应根据输入电压极值的几何平均值 $(V_{IN}(GEOMETRIC))$ 选择电感。

其中:

$$V_{IN(GEOMETRIC)} = \sqrt{V_{IN_MAX} \times V_{IN_MIN}}$$
 (8)

 $V_{IN\ MAX}$ 为最大输入电压。

V_{IN MIN}为最小输入电压。

电感值V_{IN(GEOMETRIC)}计算如下:

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN(GEOMETRIC)} - V_{OUT})}{V_{IN(GEOMETRIC)} \times f_{SW}}$$
(9)

表8. 不同V_{II}、V_{OUT}和f_{sw}组合的电感值

OUT I SUN SOUTH SWALL IN CASE				
•			电感	植
f _{sw} (kHz)	V _{IN} (V)	V _{out} (V)	最小值(μH)	最大值(μH)
300	12	3.3	22	27
300	12	5	27	33
300	24	3.3	27	33
300	24	5	39	47
300	24	12	56	68
300	36	3.3	27	33
300	36	5	39	47
300	36	12	68	82
600	12	3.3	12	15
600	12	5	15	18
600	24	3.3	15	18
600	24	5	18	22
600	24	12	27	33
600	36	3.3	15	18
600	36	5	22	27
1000	12	5	6.8	10
1000	24	5	10	12
1000	24	12	18	22
1000	36	5	12	15

为避免电感饱和并确保正常工作,所选电感值应保证峰值 电流不超过饱和电流和最大温度下的额定电流。电感制造 商会在数据手册中指定这两个额定值,也可以通过下式计 算额定值:

$$I_{L_PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_L}{2}$$
 (10)

其中:

 $I_{LOAD(MAX)}$ 为最大直流负载电流。

 ΔI ,为峰峰值电感纹波电流。

 I_{LPEAK} 为峰值电感电流。

表9. 推荐电感

	·—·	
值(μH)	小尺寸电感 (<10 mm×10 mm)	大尺寸电感 (>10 mm×10 mm)
10	XAL4040-103ME	MSS1260
18	LPS6235-183ML	MSS1260
33	LPS6235-33ML	MSS1260
15	XAL4040-153ME	MSS1260

输出电容选择

输出电容的选择影响到输出电压纹波和稳压器的环路动态特性。ADP2442设计采用小型低ESR、低ESL陶瓷输出电容工作,因此,该器件很容易满足苛刻的输出电压纹波要求。为获得最佳性能,应使用电压额定值是输出电压1.5倍的X5R或X7R电介质电容,不要使用温度和直流偏置特性很差的Y5V和Z5U电介质电容。表10列出了Murata和TaiyoYuden出品的一些推荐电容。

表10. 推荐输出电容

	供应商		
电容	Murata	Taiyo Yuden	
10 μF/25 V	GRM32DR71E106KA12L	TMK325B7106KN-TR	
22 μF/25 V	GRM32ER71E226KE15L	TMK325B7226MM-TR	
47 μF/6.3 V	GCM32ER70J476KE19L	JMK325B7476MM-TR	
$4.7~\mu\text{F}/50~\text{V}$	GRM31CR71H475KA12L	UMK325B7475MMT	

为使最大输出电压纹波合适,按照下式确定最小输出电容 $C_{ ext{OUTIMIN}}$:

$$\Delta V_{RIPPLE} \cong \Delta I_L \times \left(ESR + \frac{1}{8 \times f_{SW} \times C_{OUT(MIN)}} \right)$$
 (11)

因此,

$$C_{OUT(MIN)} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPIF} - \Delta I_L \times ESR)}$$
(12)

其中:

 ΔV_{RIPPLE} 为容许的峰峰值输出电压纹波。

 ΔI_i 为电感纹波电流。

ESR是该电容的等效串联电阻。

 f_{SW} 为稳压器开关频率。

若有阶跃负载要求,应根据阶跃值来选择输出电容值。使用以下方程决定由阶跃负载所引起的最大可接受输出电压降/过冲:

$$C_{OUT(MIN)} \cong \Delta I_{OUT(STEP)} \times \left(\frac{3}{f_{SW} \times \Delta V_{DROOP}}\right)$$
 (13)

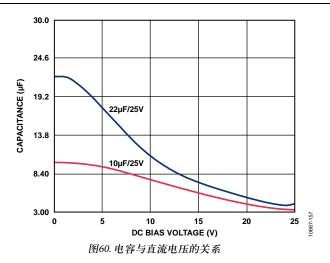
其中:

 $\Delta I_{OUT(STEP)}$ 为负载阶跃。

 f_{sw} 为稳压器开关频率。

 ΔV_{DROOP} 为最大容许输出压降/过冲。

选择由公式12和公式13计算得出的较大输出电容。由于有效电容随着直流电压和温度的提高而降低,因此,为稳压器的输出滤波器选择陶瓷电容时,需要选择标称容值比计算结果高20%至30%的电容。图60显示由于两个电容的直流偏置电压而导致的容值损失图60中所示为Murata的X7RMLCC电容)。



例如,为在5 V输出电压下获得20 μF电容,同时为温度变化提高一些裕量,应并联使用电压额定值为25 V的22 μF电容和电压额定值为25 V的10 μF电容。这种配置可确保输出电容在所有条件下都足够,因此,器件能够稳定工作。

升压电容

升压引脚(BST)用于使高端功率MOSFET的内部驱动器上电。在ADP2442中,为在中高占空比应用中实现高效率,高端功率MOSFET为N沟道器件。为使高端驱动器上电,BST与SW引脚之间需要一个电容。此升压电容的大小很重要,因为它关系到器件的轻负载功能和效率。因此,选择一个电压额定值为50 V、数值在10 nF和22 nF之间的升压陶瓷电容,并将该电容尽可能靠近IC放置。建议使用数值在此范围内的升压电容的理由是,超过22 nF的电容会导致LDO达到限流阈值。

VCC电容

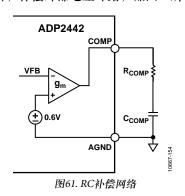
ADP2442有一个内部稳压器,用于使内部控制器和低端驱动器上电。VCC引脚是内部稳压器的输出。当低端驱动器开启时,内部稳压器提供脉冲电流。因此,建议在VCC与PGND引脚之间放置一个1μF陶瓷电容,并使其尽可能靠近IC,同时在VCC与AGND引脚放置一个1μF陶瓷电容。

环路补偿

ADP2442使用峰值电流模式控制架构,因此具有出色的负载和线路瞬态响应性能。这种控制架构具有两个环路:内电流环路和外电压环路。

内部电流环路检测低端开关中的电流,并控制占空比以维持平均电感电流。内部电流环路增加了斜率补偿,用于确保器件在占空比高于50%时稳定工作。

外部电压环路检测输出电压,并调整占空比以将输出电压 调节到所需的值。一个外置串联RC网络的跨导放大器连接到COMP引脚,补偿外部电压环路,如图61所示。



环路补偿的大信号分析

控制环路可以分为以下三部分:

- $V_{OUT} \subseteq V_{COMP}$
- V_{COMP} 至 $I_{I.}$
- I_L至V_{OUT}

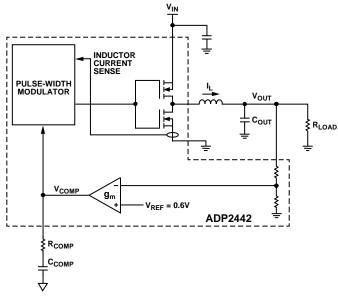


图62. 大信号模型

0667-255

与之对应的三个传递函数如下:

$$\frac{V_{COMP}(s)}{V_{OUT}(s)} = \frac{V_{REF}}{V_{OUT}} \times g_m \times Z_{COMP}(s)$$
(14)

$$\frac{I_L(s)}{V_{COMB}(s)} = G_{CS} \tag{15}$$

$$\frac{V_{OUT}(s)}{I_I(s)} = Z_{FILT}(s) \tag{16}$$

其中:

V_{COMP}为比较器电压。

 I_r 为电感电流。

g_m为误差放大器的跨导(250 μA/V)。

 G_{cs} 为电流检测增益(2 A/V)。

V_{OUT}为稳压器输出电压。

V_{ргг}为内部基准电压(0.6 V)。

 $Z_{COMP}(s)$ 为RC补偿网络的阻抗,该RC补偿网络可在原点与零点之间形成一个极点(见公式17)。

$$Z_{COMP}(s) = \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times C_{COMP}}$$
(17)

 $Z_{rrr}(s)$ 为输出滤波器的阻抗,表示为:

$$Z_{FILT}(s) = \frac{R_{LOAD}}{1 + s \times R_{LOAD} \times C_{OUT}}$$
(18)

其中, s为角频率(s = 2πf)。

总环路增益值H(s)由上述三个传递函数值相乘得出,计算公式加下.

$$H(s) = g_m \times G_{CS} \times \frac{V_{REF}}{V_{OUT}} \times Z_{COMP}(s) \times Z_{FILT}(s)$$
 19)

选择开关频率 (f_{sw}) 、输出电压 (V_{our}) 、输出电感(L)和输出电容 (C_{our}) 值时,单位交越频率可以设置为开关频率的1/12。

在交越频率下, 开环传递函数具有单位增益。

$$H(f_{CROSSOVER}) = 1 (20)$$

这可导出公式21, 用于计算交越频率下的RC补偿网络阻抗。

$$Z_{COMP}(f_{CROSSOVER}) = \frac{2 \times \pi \times f_{CROSSOVER} \times C_{OUT}}{g_m \times G_{CS}} \times \frac{V_{OUT}}{V_{REF}}$$
(21)

令公式17中的 $s = f_{CROSSOVER}$,

$$Z_{COMP}(f_{CROSSOVER}) = \frac{1 + 2 \times \pi \times f_{CROSSOVER} \times R_{COMP} \times C_{COMP}}{2 \times \pi \times f_{CROSSOVER} \times C_{COMP}}$$
(22)

为确保在交越频率下有足够的相位裕量,须将补偿器零点设为交越频率的1/8,如下式所示:

$$f_{ZERO} = \frac{1}{2 \times \pi \times R_{COMP} \times C_{COMP}} \approx \frac{f_{CROSSOVER}}{8}$$
 (23)

求解公式21、公式22和公式23,得出RC补偿网络的电阻值和电容值,如公式24和公式25所示。

$$R_{COMP} = 0.9 \times \frac{2 \times \pi \times f_{CROSSOVER}}{g_m \times G_{CS}} \times \frac{C_{OUT} \times V_{OUT}}{V_{REF}}$$
(24)

$$C_{COMP} = \frac{1}{2 \times \pi \times f_{ZERO} \times R_{COMP}}$$
 (25)

利用这些公式可以计算电压环路的补偿。

设计示例

考虑一个具有如下规格的应用:

- V_{IN}: 24 V ±10%
- V_{OUT}: 5 V ±1%
- 开关频率: 700 kHz
- 负载: 800 mA(典型值)
- 最大负载电流: 1A
- 所有负载瞬变条件下的过冲≤2%

配置和元件选择 电阻分压器

选择外部元件的第一步是计算用于设置输出电压的电阻分压器的电阻。

利用公式1和公式2,

$$R_{BOTTOM} = \frac{V_{REF}}{I_{STRING}} = \frac{0.6}{60 \,\mu\text{A}} = 10 \,\text{k}\Omega$$

$$R_{TOP} = R_{BOTTOM} \times \left(\frac{V_{OUT} - V_{REF}}{V_{REF}} \right)$$

$$R_{TOP} = 10 \text{ k}\Omega \times \left(\frac{5 \text{ V} - 0.6 \text{ V}}{0.6 \text{ V}}\right) = 73.3 \text{ k}\Omega$$

开关频率

开关频率需权衡效率和元件尺寸来决定。低频下,栅极损 耗较低,因而效率较高,但需要较大的电感。高频的选择 受限于最小和最大占空比。

表11.占空比

V _{IN}	占空比
24 V (标称值)	$D_{NOMINAL} = 20.8\%$
26 V (比标称值高10%)	D _{MIN} = 19%
22 V (比标称值低10%)	D _{MAX} = 23%

根据预估的占空比范围,按照最小、最大占空比限值来选择开关频率,如图58所示。例如,700 kHz频率显然在最大、最小占空比限值以内。

利用公式3,

$$R_{FREQ} = \frac{92,500}{f_{SW}}$$

$$R_{FREQ} = 132 \text{ k}\Omega$$

电感选择

利用公式7选择电感。

$$L_{IDEAL} = \frac{3.3 \times V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW}}$$

$$L_{IDEAL} = \frac{3.3 \times 5 \text{ V} \times (24 - 5) \text{ V}}{24 \text{ V} \times 700 \text{ kHz}} = 18.66 \,\mu\text{H} \approx 18.3 \,\mu\text{H}$$

在公式7中, V_{IN} = 24 V, V_{OUT} = 5 V, $I_{LOAD(MAX)}$ = 1 A, f_{SW} = 700 kHz,故L = 18.66 μ H。当公式6中的L = 18 μ H(最接近的标准值)时, ΔI_{L} = 0.314 A。尽管所需最大输出电流为1 A,但最大峰值电流为1.6 A。因此,电感的电流额定值应高于1.6 A。

输入电容选择

输入滤波器包括一个尽可能靠近IC放置的0.1 μF小型陶瓷 电容。

对于特定负载,所需的最小输入电容为:

$$C_{IN_MIN} = \frac{I_{OUT} \times D \times (1 - D)}{V_{ND} \times f_{SW}}$$

其中:

 $V_{pp} = 50 \text{ mV}.$

 $I_{OUT} = 1 \text{ A}.$

D = 0.23.

 $f_{sw} = 700 \text{ kHz}.$

因此,

$$C_{IN_MIN} = \frac{1 \text{ A} \times 0.22 \times (1 - 0.22)}{0.05 \text{ V} \times 700 \text{ kHz}} \approx 4.9 \,\mu\text{F}$$

选择电压额定值为50 V的10 μF输入电容,可确保它在电压和温度范围内都有足够的容值。

输出电容选择

利用公式12和公式13选择输出电容:

$$C_{OUT(MIN)} \cong \frac{\Delta I_L}{8 \times f_{SW} \times (\Delta V_{RIPPLE} - \Delta I_L \times ESR)}$$

公式12基于输出电压纹波(ΔV_{ргрыг}), 它是输出电压的1%。

$$C_{OUT(MIN)} \cong \Delta I_{OUT(STEP)} \left(\frac{3}{f_{SW} \times \Delta V_{DROOP}} \right)$$

公式13根据2%的瞬变负载性能要求计算电容。执行这些计算,然后使用电容计算结果较大的公式来选择电容。

本例中,需要将表12所列值代入公式12和公式13中的变量。

表12. 要求

参数	测试条件/注释	值
纹波电流	对于ADP2442, 它是固定值0.3 A	0.3 A
电压纹波	V _{оит} 的1%	50 mV
负载瞬变引起的	V _{оит} 的2%	100 mV
压降		
ESR		$5~\text{m}\Omega$
f_SW		700 kHz

基于输出电压纹波的计算(见公式12)要求最小输出电容为:

$$C_{OUT(MIN)} \cong \frac{0.3 \text{ A}}{8 \times 700 \text{ kHz} \times (50 \text{ mV} - 0.3 \text{ A} \times 5 \text{ m}\Omega)} = 1.1 \,\mu\text{F}$$

而基于瞬态负载的计算(见公式13)要求最小输出电容为:

$$C_{OUT(MIN)} \cong 0.5 \times \frac{3}{700 \text{ kHz} \times 0.1 \text{ V}} \approx 22 \text{ } \mu\text{F}$$

为同时满足上述两个要求,应使用后一公式决定的值。如图60所示,直流偏置会影响容值,因此,应选择容值为计算值1.5倍的电容。

$$C_{OUT} = 1.5 \times 22 \ \mu\text{F} = 32 \ \mu\text{F}$$

补偿选择

根据下式, 计算反馈环路的补偿元件值:

$$\begin{split} R_{COMP} &= 0.9 \times \frac{2 \times \pi \times f_{CROSSOVER}}{g_m \times G_{CS}} \times \frac{C_{OUT} \times V_{OUT}}{V_{REF}} \\ C_{COMP} &= \frac{1}{2 \times \pi \times f_{ZERO} \times R_{COMP}} \end{split}$$

选择交越频率为开关频率的1/12,将零点频率设为交越频率的1/8,确保系统有适当的相位裕量。

表13. 计算参数值

参数	测试条件/注释	值
f _{CROSSOVER}	f _{sw} 的1/12	58.3 kHz
$f_{\sf ZERO}$	f _{CROSSOVER} 的1/8	7.3 kHz
V_{REF}	固定基准电压	0.6 V
g_{m}	误差放大器的 跨导	250 μΑ/V
G_{cs}	电流检测增益	2 A/V
C_OUT	输出电容	22 μF
V _{OUT}	输出电压	5 V

根据表13所列的值, 计算补偿值:

$$R_{COMP} = 0.9 \times \frac{2 \times \pi \times 58.3}{250 \times 2} \times \frac{22 \times 5}{0.6} \approx 121 \text{ k}\Omega$$

最接近的标准电阻值为118 kΩ。因此,

$$C_{COMP} = \frac{1}{2 \times \pi \times 7.3 \times 118} = 185 \text{ pF} \approx 180 \text{ pF}$$

系统配置

按照如下方式配置系统;虽然顺序无关紧要,但这些步骤 必须全部完成:

- VCC与PGND引脚之间连接一个1μF电容, VCC与AGND 引脚连接另一个1μF电容。为实现最佳性能,应使用电压 额定值为25 V的X5R或X7R陶瓷电容。
- BST与SW引脚之间连接一个电压额定值为50 V的10 nF陶 瓷电容。
- FREQ与AGND引脚之间连接一个电阻,并使其尽可能 靠近IC。
- 若使用电源良好特性,应将一个50 kΩ上拉电阻连接到外部5 V电源。
- 若需同步,则将一个频率为700 kHz的外部时钟连接至 SYNC/MODE引脚。将外部时钟连接到AGND以便激活 脉冲跳过模式,或将其连接到VCC以激活强制固定频率 模式。

图63为此设计示例的原理图,表14列出了计算所得元件值。

典型应用电路

设计示例

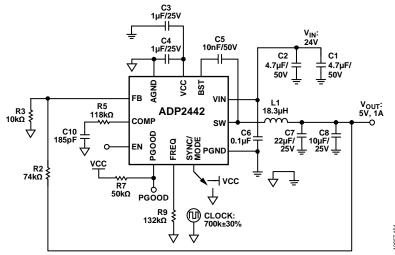


图63. 典型应用电路, $V_{\rm IN}$ = 24 V ± 10%, $V_{\rm OUT}$ = 5 V, $f_{\rm SW}$ = 700 kHz

表14. 针对图63计算的元件值

数量	代号	值	描述	产品型号
2	C1, C2	4.7 μF	陶瓷电容, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 μF	陶瓷电容, 1 μF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5	10 nF	陶瓷电容, 10 nF, 50 V, 10%, X7R, 603	ECJ-1VB1H103K
1	C7	22 μF	陶瓷电容, 22 μF, 25 V, X7R, 1210	GRM32ER71E226K
1	C8	10 μF	陶瓷电容, 10 μF, 25 V, X7R, 1210	GRM32DR71E106KA12L
1	L1	18.3 μH	电感	CoilCraft MSS1260T-183NLB
1	C6	0.1 μF	陶瓷电容, 0.1 μF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	185 pF	陶瓷电容, 50 V	由用户决定
1	R9	132 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R5	118 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R2	74 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
2	R3	10 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R7	50 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定

其它典型电路配置

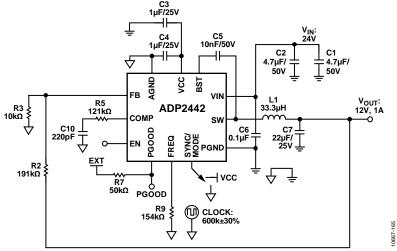


图64. 典型应用电路, V_{IN} = 24 V ± 10%, V_{OUT} = 12 V, f_{SW} = 600 kHz

表15. 针对图64计算的元件值

数量	代号	值	描述	产品型号
2	C1, C2	4.7 μF	陶瓷电容, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 μF	陶瓷电容, 1 μF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5	10 nF	陶瓷电容, 10000 pF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	22 μF	陶瓷电容, 22 μF, 25 V, X7R, 1210	GRM32ER71E226K
1	C8	N/A ¹	N/A ¹	N/A ¹
1	L1	33.3 μH	电感	CoilCraft MSS1038-333ML
1	C6	0.1 μF	陶瓷电容, 0.1 μF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	220 pF	陶瓷电容,50V	由用户决定
1	R9	154 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R5	121 kΩ	电阻, 1/10W, 1%, 0603, SMD	由用户决定
1	R2	191 kΩ	电阻, 1/10W, 1%, 0603, SMD	由用户决定
2	R3	10 kΩ	电阻, 1/10W, 1%, 0603, SMD	由用户决定
1	R7	50 kΩ	电阻, 1/10W, 1%, 0603, SMD	由用户决定

¹N/A表示不适用。

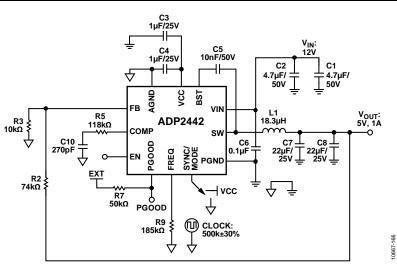


图65. 典型应用电路, $V_{_{
m IN}}$ = 12 V \pm 10%, $V_{_{
m OUT}}$ = 5 V, $f_{_{
m SW}}$ = 500 kHz

表16. 针对图65计算的元件值

数量	代号	值	描述	产品型号
2	C1, C2	4.7 μF	陶瓷电容, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 μF	陶瓷电容, 1 μF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5	10 nF	陶瓷电容, 10 nF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	22 μF	陶瓷电容, 22 μF, 25 V, X7R, 1210	GRM32ER71E226K
1	C8	22 μF	陶瓷电容, 22 μF, 25 V, X7R, 1210	由用户决定
1	L1	18.3 μH	电感	CoilCraft MSS1038-183ML
1	C6	0.1 μF	陶瓷电容, 0.1 μF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	270 pF	陶瓷电容,50V	由用户决定
1	R9	185 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R5	118 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R2	74 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R3	10 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R7	50 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定

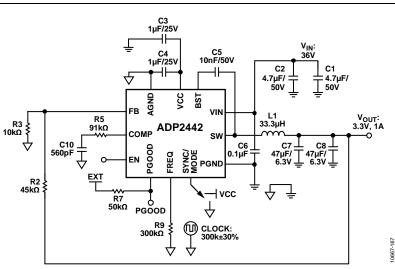


图66. 典型应用电路, $V_{\rm IN}$ = 36 V \pm 10%, $V_{\rm OUT}$ = 3.3 V, $f_{\rm SW}$ = 300 kHz

表17. 针对图66计算的元件值

数量	代号	值	描述	产品型号
2 2	C1, C2	4.7 μF	陶瓷电容, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 μF	陶瓷电容, 1 μF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5	10 nF	陶瓷电容, 10 nF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	47 μF	陶瓷电容, 47 μF, 6.3 V, X7R, 1210	GRM32ER70J476KE20L
1	C8	47 μF	陶瓷电容, 47 μF, 6.3 V, X7R, 1210	GRM32ER70J476KE20L
1	L1	33.3 μH	电感	CoilCraft MSS1038T-333ML
1	C6	0.1 μF	陶瓷电容, 0.1 μF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	560 pF	陶瓷电容, 50 V	由用户决定
1	R9	300 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R5	91 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R2	45 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R3	10 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R7	50 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定

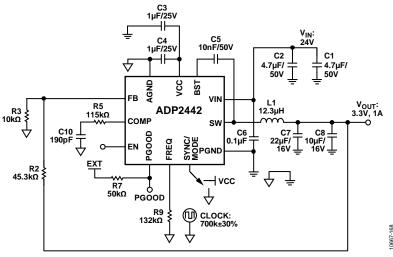


图67. 典型应用电路, $V_{\rm IN}$ = 24 V \pm 10%, $V_{\rm OUT}$ = 3.3 V, $f_{\rm SW}$ = 700 kHz

表18. 针对图67计算的元件值

数量	代号	值	描述	产品型号
2	C1, C2	4.7 μF	陶瓷电容, X7R, 50 V	GRM31CR71H475KA12L
2	C3, C4	1 μF	陶瓷电容, 1 μF, 25 V, X7R, 10%, 0603	GRM188R71E105KA12D
2	C5	10 nF	陶瓷电容, 10 nF, 50 V, 10%, X7R, 0603	ECJ-1VB1H103K
1	C7	22 μF	陶瓷电容, 22 μF, 16 V, X7R, 1210	GRM32ER71C226KEA8L
1	C8	10 μF	陶瓷电容, 10 μF, 25 V, X7R, 1210	GRM32DR71E106KA12L
1	L1	12.3 μH	电感	CoilCraft MSS1038T-123ML
1	C6	0.1 μF	陶瓷电容, 0.1 μF, 50 V, X7R, 0805	ECJ-2FB1H104K
1	C10	190 pF	陶瓷电容,50 V	由用户决定
1	R9	132 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R5	115 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R2	45.3 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R3	10 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定
1	R7	50 kΩ	电阻, 1/10 W, 1%, 0603, SMD	由用户决定

功耗与散热考虑

DC-DC稳压器的效率为:

Efficiency
$$\frac{P_{OUT}}{P_{IN}} \times 100\%$$
 (26)

其中:

 P_{N} 为输入功率。

POUT为输出功率。

DC-DC稳压器的功率损耗为:

$$P_{LOSS} = P_{IN} - P_{OUT}$$

DC-DC稳压器的功率损耗主要包括以下四方面:

- 电感损耗
- 功率开关导通损耗
- 开关损耗
- 转换损耗

电感损耗

电感有内部电阻(DCR), 电流流过时会引起电感导通损耗。电感功率损耗(不包括磁芯损耗)为:

$$P_L = I_{OUT}^2 \times DCR_L \tag{27}$$

功率开关导通损耗

功率开关导通损耗是输出电流 (I_{OUT}) 流经具有内部电阻 (R_{DSON}) 的N沟道MOSFET功率开关造成的。该功率损耗可通过下式近似计算:

 $P_{COND} = [R_{DS(ON) - HIGH SIDE} \times D + R_{DS(ON) - LOW SIDE} \times (1 - D)] \times I_{OUT}^{2}(28)$

开关损耗

开关损耗与驱动器消耗的电流有关,驱动器以开关频率打 开和关闭功率器件。每次功率器件栅极打开和关闭时,驱 动器就会将一定的电荷(ΔQ)从输入电源传输到栅极,再从 栅极传输到地。

开关损耗可通过下式计算:

$$P_{SW} = Q_{G_TOTAL} \times V_{IN} \times f_{SW}$$
 (29)

其中:

 Q_{G_TOTAL} 为高端和低端元件的总栅极电荷,约为 $18 \, \mathrm{nC}_{\circ}$ f_{sw} 为开关频率。

转换损耗

转换损耗是由于N沟道MOSFET功率开关无法即时接通或断开造成的。在开关节点转换过程中,功率开关提供所有电感电流,功率开关的源极到漏极电压为输入的一半,从而产生功率损耗。转换损耗随负载电流和输入电压的提高而提高,每个开关周期发生两次。

转换损耗可以通过下式计算:

$$P_{TRANS} = \frac{V_{IN}}{2} \times I_{OUT} \times (t_{ON} + t_{OFF}) f_{SW}$$
 (30)

其中, t_{ON} 和 t_{OFF} 分别为开关节点的上升时间和下降时间,对于24 V输入,约为10 ns。

散热考虑

稳压器的功耗会导致芯片的结温 (T_{j}) 高于环境温度 (T_{A}) ,如下式所示:

$$T_I = T_A + T_R \tag{31}$$

其中,温度升幅 (T_p) 与封装中的功耗 (P_p) 成正比。

比例系数取决于芯片结温到环境温度的热阻,如下式所示:

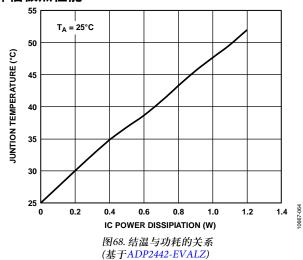
$$T_R = \theta_{IA} + P_D \tag{32}$$

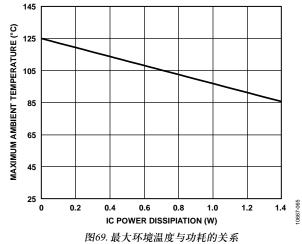
其中, θ_{JA} 为结至环境热阻,对于JEDEC板,它等于40°C/W (见表3)。

设计特定环境温度范围下的应用时,利用公式28、公式29 和公式30计算导通损耗、开关损耗和转换损耗造成的预期 ADP2442功耗(P_D),然后利用公式31和公式32估算温度升幅。通过良好的电路板布局可以改善热性能。

例如,在ADP2442评估板(ADP2442-EVALZ)上测得的θ_{JA}小于30℃/W。ADP2442-EVALZ评估板的热性能如图68和图69所示。

评估板热性能





电路板布局建议

为获得最佳性能,良好的印刷电路板(PCB)布局至关重 要。不良的PCB布局会降低输出电压纹波的质量、负载/线 路/反馈的调节作用以及EMI和电磁兼容性能。以下是关于 最佳布局的指导性建议:

- 使用独立的模拟和电源接地层。将敏感模拟电路(如输 出分压元件、补偿和频率电阻等)的接地基准端连接至 模拟地。另外,将电源元件(如输入电容和输出电容)的 接地基准端连接至电源地。将两个接地层与ADP2442的 裸露焊盘相连。
- 让输入电容的一端尽可能靠近VIN引脚,将另一端连接 到最近的电源接地层。
- VIN与PGND引脚之间放置一个高频滤波电容,并使其 尽可能靠近PGND引脚。
- VCC是内部稳压器输出。VCC与AGND引脚之间放置一 个1μF电容, VCC与PGND引脚之间放置另一个1μF电容。 这些电容应尽可能靠近引脚。
- 确保高电流环路的走线尽可能短而宽。使从C_{IN}通过L、 C_{OUT}和电源接地层再回到C_{IN}的高电流路径尽可能短。 为达到上述的目的, 应确保输入电容和输出电容共用同 一电源接地层。
- 应使从PGND引脚通过L和C_{OUT}再回到电源接地层的高 电流路径尽可能短。为此,应确保PGND引脚连接到 PGND层并尽可能靠近输入和输出电容(见图70)。
- 将ADP2442的裸露焊盘与一个较大的铜层相连,以便最 大程度地发挥其散热性能。
- 将反馈电阻分压网络尽可能靠近FB引脚配置,以免受噪 声影响。反馈电阻分压器顶部与输出端之间的走线应尽 可能短,同时确保走线远离高电流走线和开关节点,以 免噪声影响。在FB走线的任一侧放置一个模拟接地层, 以进一步降低噪声影响。

- 为获得ADP2442的最佳性能,补偿元件的放置和布线 至关重要。补偿元件应尽可能靠近COMP引脚。使用 0402尺寸的补偿元件可以缩短放置距离,进而降低寄 生噪声。
- 让AGND环绕补偿元件以防止拾取噪声。
- FREQ引脚对噪声敏感,因此,频率电阻应尽可能靠近 FREQ引脚放置,并且走线长度应尽量短。
- 小信号元件应接地到模拟地路径。

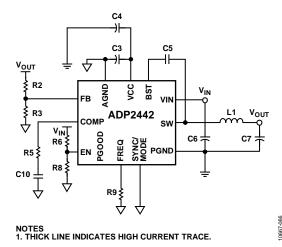


图70. 高电流走线

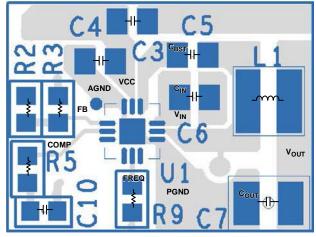
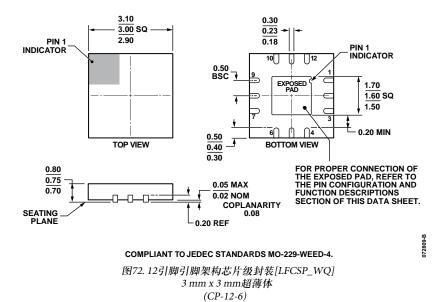


图71. PCB顶层布局

外形尺寸



订购指南

型号¹	输出 电压	温度 范围	封装描述	封装 选项	标识 码
ADP2442ACPZ-R7	可调	-40°C至+125°C	12引脚引脚架构芯片级封装[LFCSP_WQ]	CP-12-6	LK5
ADP2442-EVALZ			评估板(预设5 V)		

尺寸单位: mm

¹Z=符合RoHS标准的器件。

注释

ADP2442	
---------	--

注释